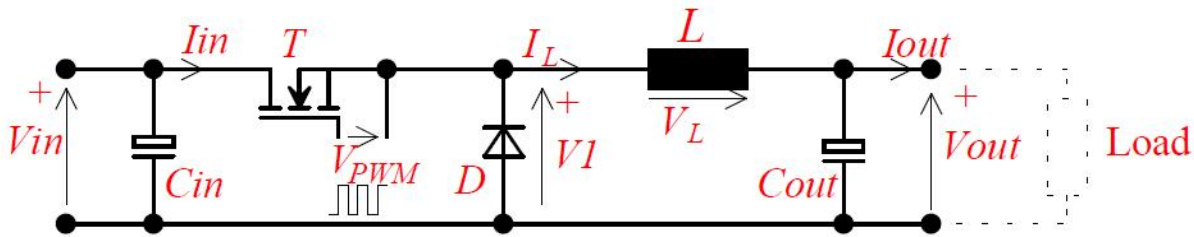


# Obvodová řešení snižujícího měniče

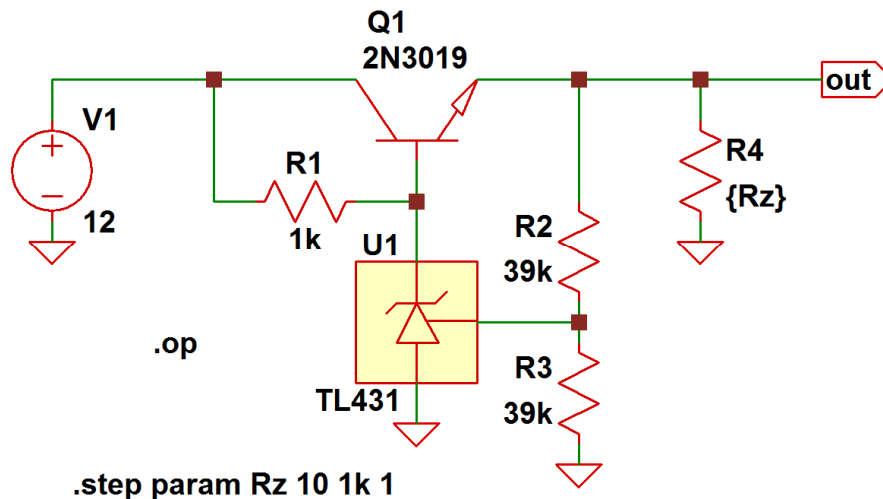
(c) Ing. Ladislav Kopecký, únor 2016



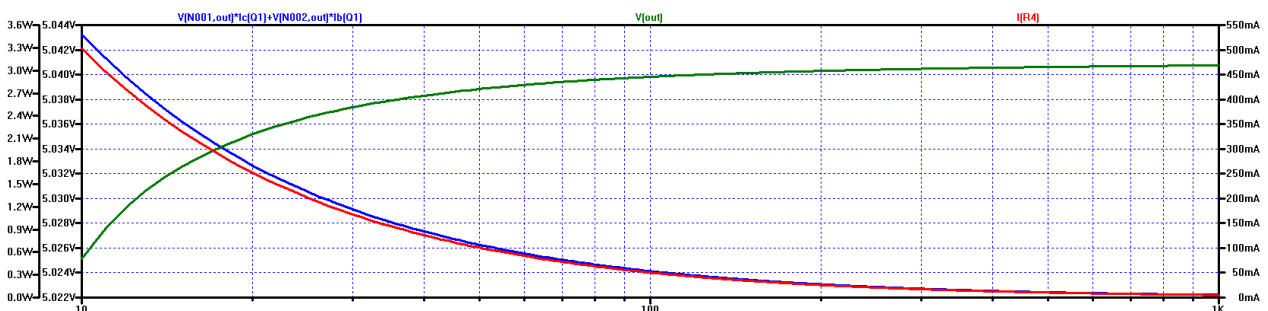
Obr. 1: Snižující měnič – princip

Na obr. 1 máme základní schéma zapojení snižujícího měniče. Jeho princip byl vysvětlen v článku <http://free-energy.xf.cz/teorie/dc-dc/Buck-converter.pdf> a zde se zaměříme na obvodové realizace tohoto měniče. Naší snahou bude použít co nejběžnější součástky a vyhnout se drahým speciálním obvodům. Budeme různými způsoby realizovat stabilizovaný zdroj 5V, který se používá pro logické obvody TTL, nebo 12V.

Pro nižší výkony se používají lineární stabilizátory, jako např. 7805. Jejich nevýhodou je to, že mají nízkou účinnost, protože výkon, daný rozdílem vstupního a výstupního napětí krát odebraný proud, se musí vyzářit do okolí v podobě tepla. Další možností realizace lineárního stabilizátoru je např. použití referenčního zdroje TL431 a tranzistoru npn (obr. 2).

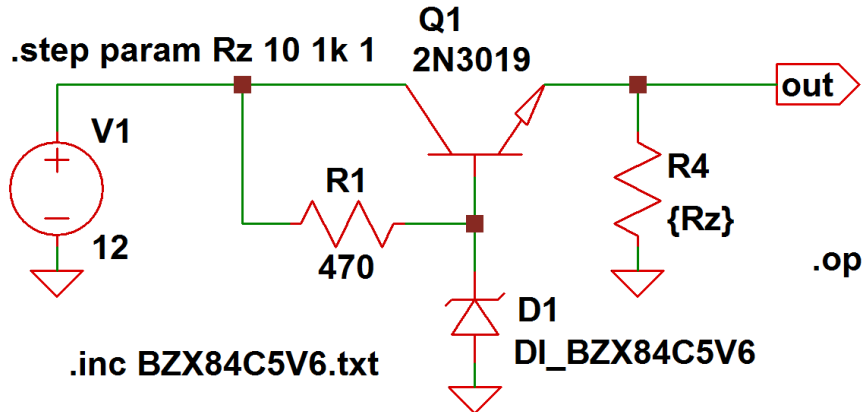


Obr. 2: Lineární stabilizátor s TL431

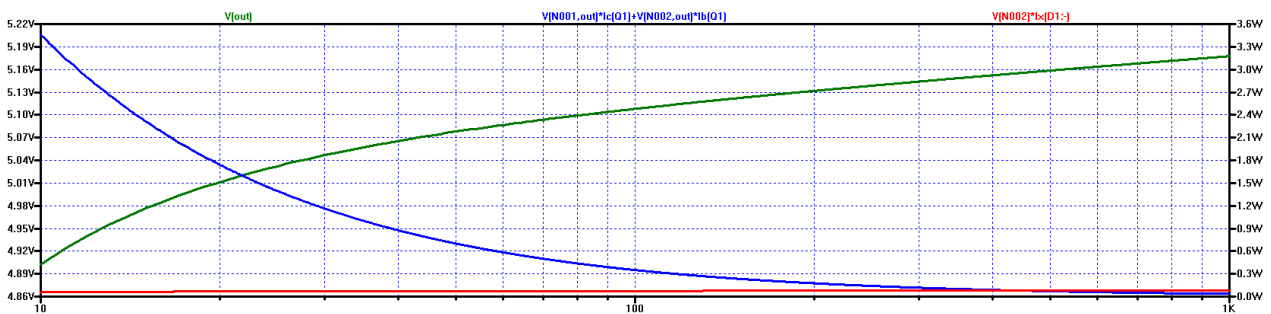


Obr. 3: Závislost ztrátového výkonu lineárního stabilizátoru na zatěžovacím odporu Rz

Direktiva `.step param Rz 10 1k 1` v simulačním schématu na obr. 1 říká, že zatěžovací odpor  $R_z$  se mění v rozsahu od  $10\Omega$  do  $1k\Omega$  s krokem  $1\Omega$ . Při nejnižší hodnotě  $R_z$  teče zátěží proud  $0,5A$  a výkon ztracený v tranzistoru je  $(12V - 5V) \cdot 0,5 = 3,5W$ . TL431 se vlastně chová jako přesná a nastavitelná Zenerova dioda. Na obr. 3 máme schéma zapojení lin. stabilizátoru se Zenerovou diodou.

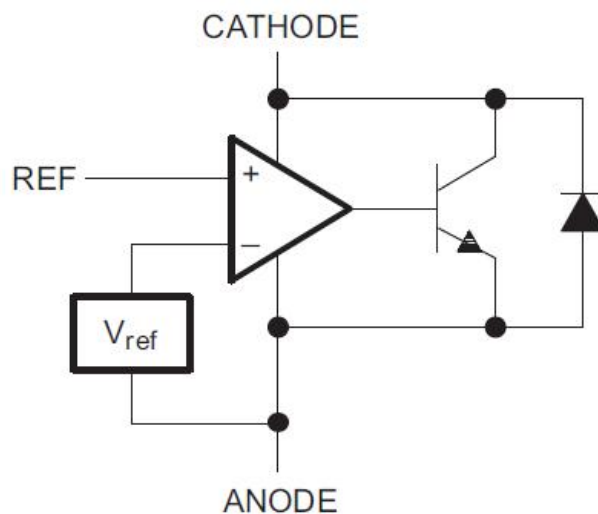


Obr. 4: Lineární stabilizátor se Zenerovou diodou BZX84C5V6



Obr. 5

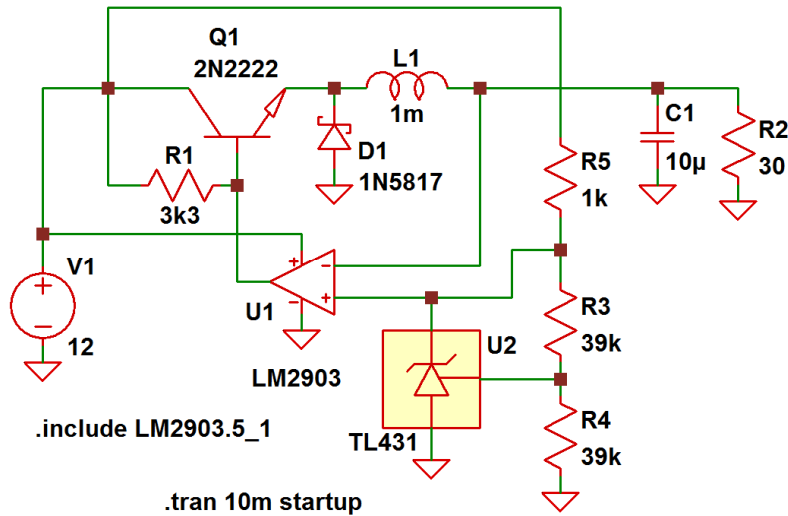
Na Zenerově diodě musí být napětí vyšší než napětí na výstupu o napětí báze-emitor tranzistoru Q1. Přesnou hodnotu Zenerova napětí doladíme volbou odporu R1.



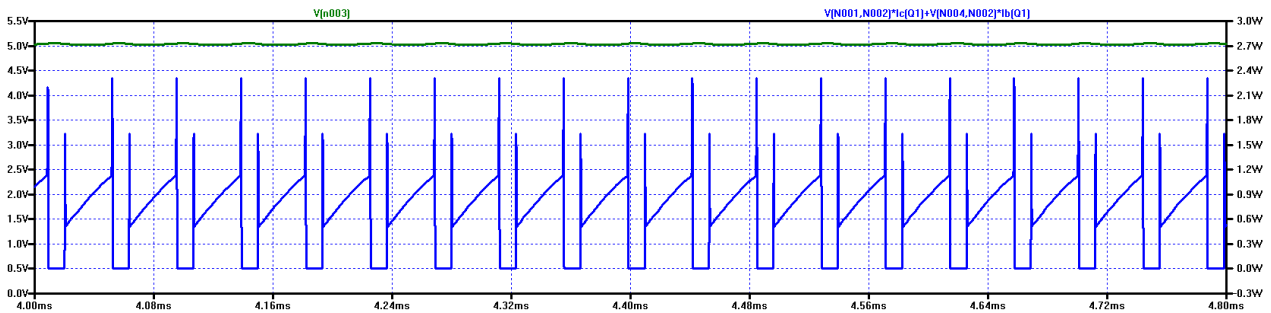
Obr. 6: Funkční blokové schéma TL431

Referenční zdroj TL431 v podstatě obsahuje komparátor, referenční napětí  $V_{ref}$  a výstupní tranzistor (viz obr. 6). Nabízí se otázka, jestli by bylo možné z lineárního zdroje na obr. 1 vytvořit spínaný snižující měnič

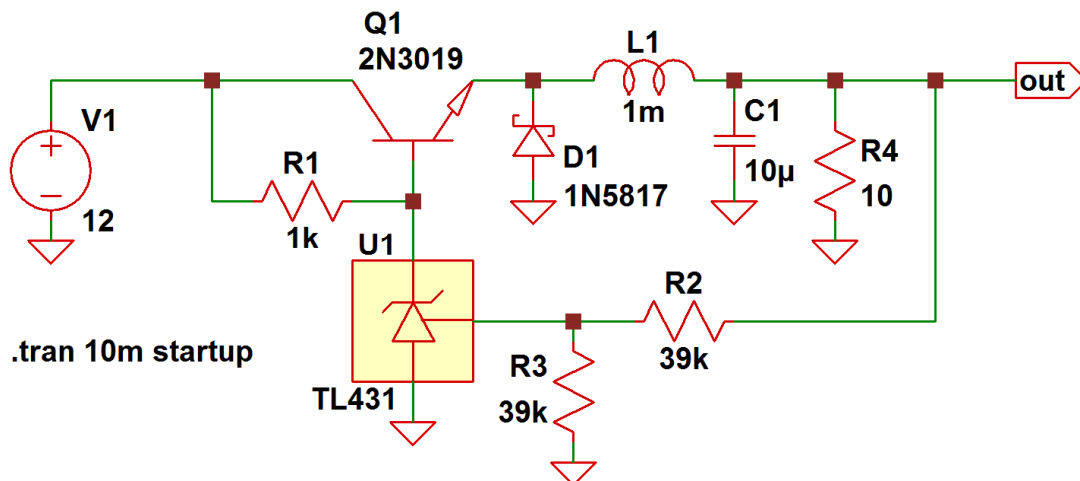
pouhým přidáním indukční cívky a diody (viz obr. 1). Fungovalo by to podobně jako snižující měnič s komparátorem LM2903, který najdete na obr. 7.



Obr. 7: Snižující měnič s komparátorem LM2903



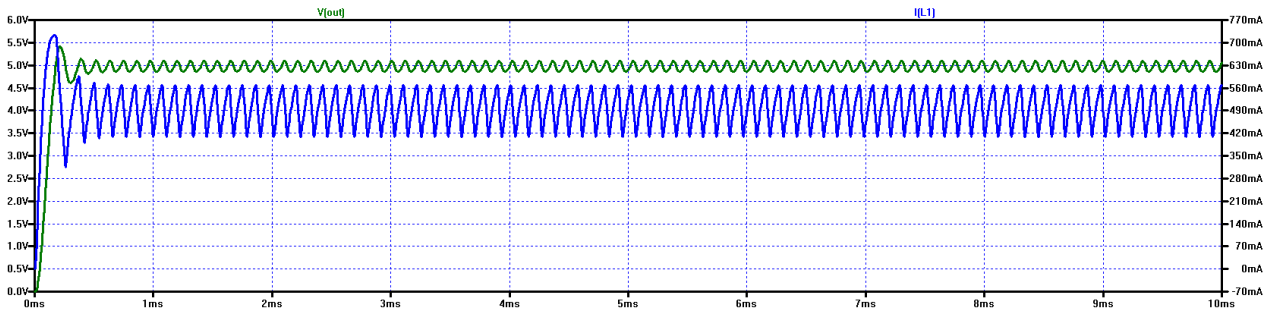
Obr. 8



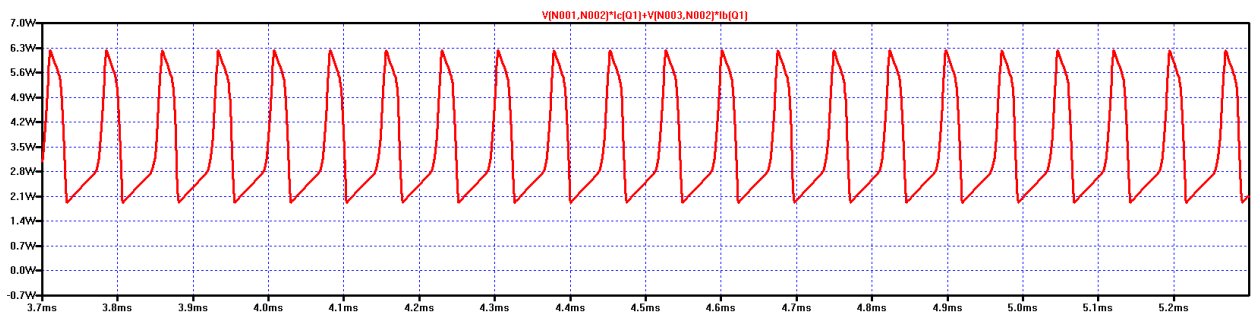
Obr. 9: Snižující měnič s TL431

Na obr. 10 můžete vidět, že snižující měnič s TL431 nějakým způsobem funguje. Dále ověříme, kolik energie jsme ušetřili přidáním cívky a provozováním tranzistoru Q1 ve spínacím režimu. Z obr. 11 je zřejmé, že úspora energie není příliš velká – zřejmě Q1 není dostatečně otevírán. Tento nedostatek se nyní pokusíme odstranit. Jak plyne z obr. 6, TL431 obsahuje komparátor, takže bude možné zavést hysterezi pomocí kladné zpětné vazby. Problém však je, že na výstupu komparátoru je tranzistor, který funguje jako

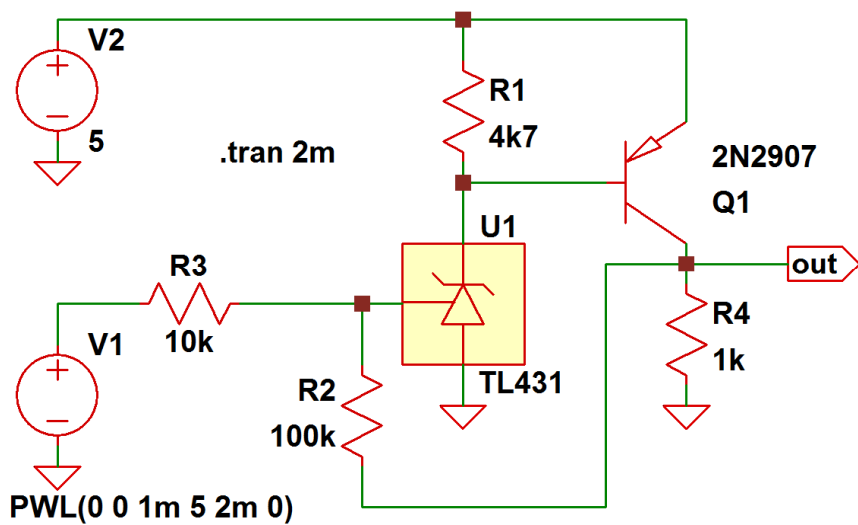
invertor. Budeme proto muset výstup invertovat, abychom mohli kladnou zpětnou vazbu zavést. Na obr. 12 můžete vidět, že jsme pro invertování výstupu použili tranzistor typu pnp.



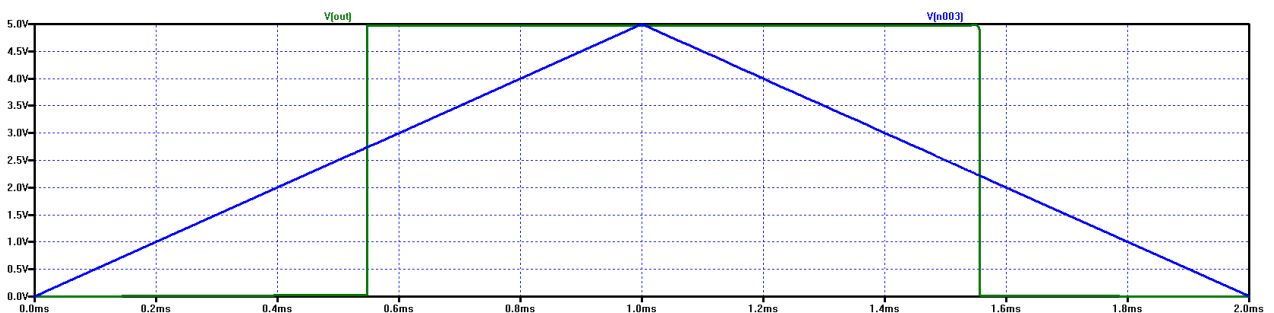
Obr. 10



Obr. 11: Průběh ztrátového výkonu na tranzistoru Q1

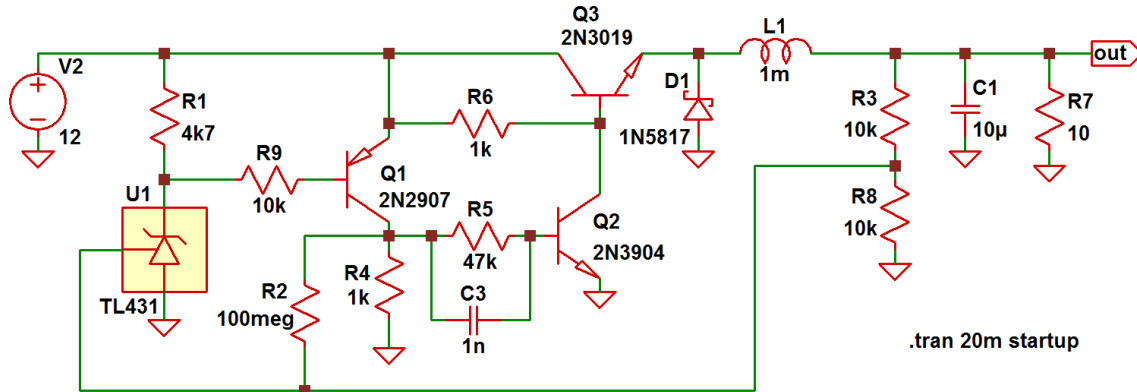


Obr. 12: Reference s kladnou ZV

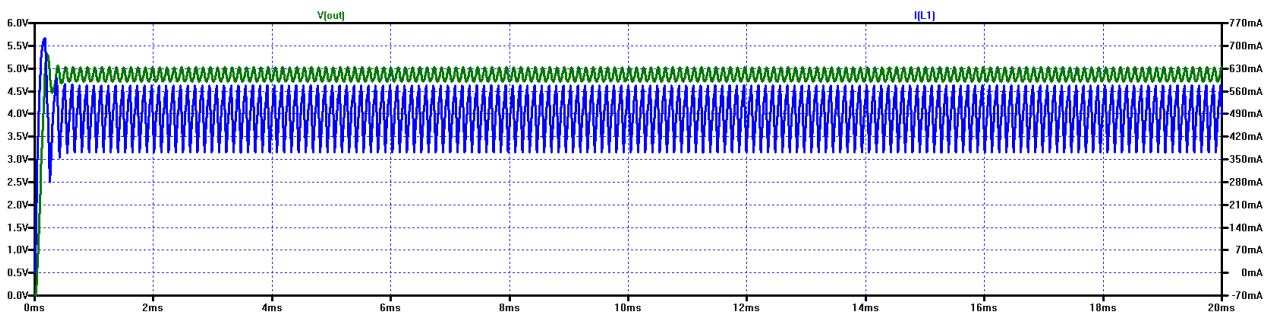


Obr. 13

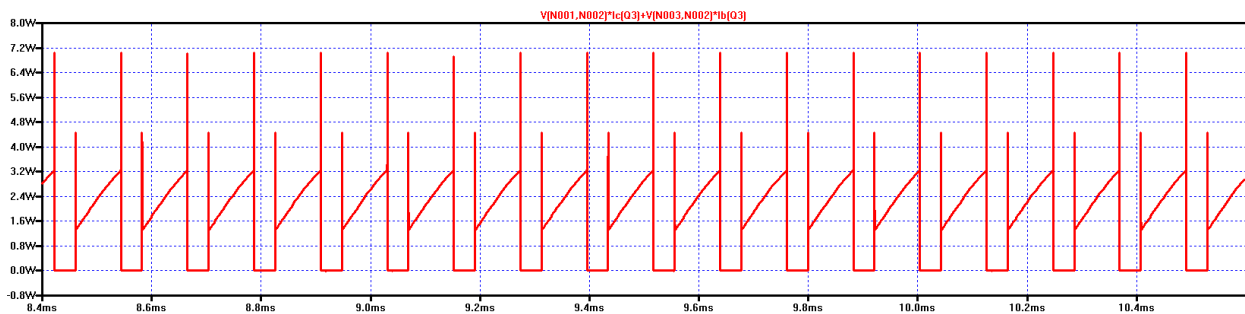
Na obr 13 si potom můžete všimnout, že hystereze bylo dosaženo – na výstupu se objeví 5V při hodnotě, která je vyšší než 2,5V a v sestupné fázi naopak k poklesu výstupního napětí na nulu dojde při napětí nižším než 2,5V. Právě vytvořený komparátor s hysterezí na obr. 12 použijeme pro realizaci zdokonaleného snižujícího měniče. Hodnotu zpětnovazebního odporu jsme maximálně zvýšili, abychom dosáhli menšího zvlnění. Na obr. 16 si můžete všimnout, že ztrátový výkon na Q1 se o dost snížil.



Obr. 14: Zdokonalený snižující měnič s TL431



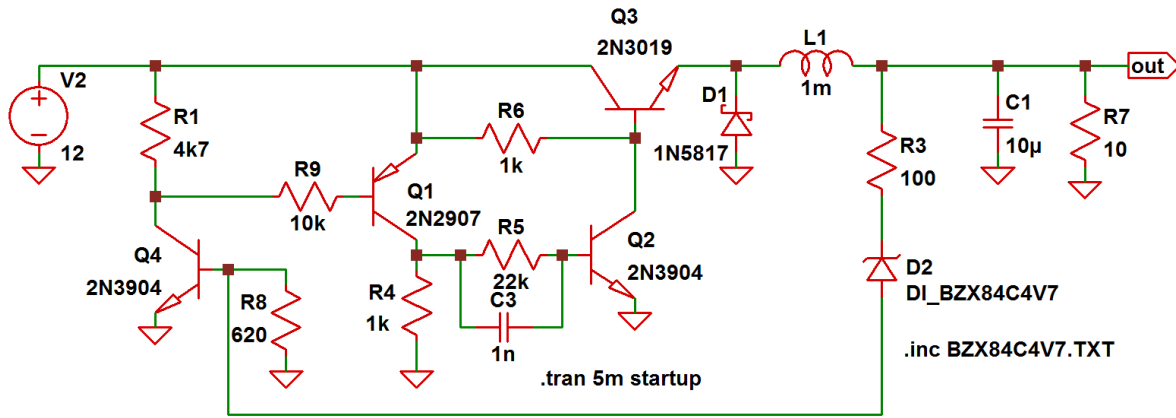
Obr. 15



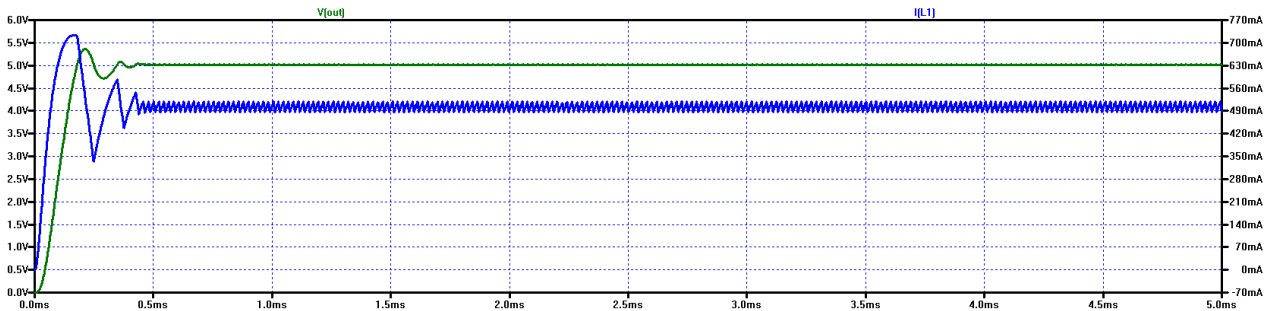
Obr. 16: Průběh ztrátového výkonu na tranzistoru Q1

Odpor R2 můžeme úplně vypustit. Přesto zdroj bude kmitat a dokonce bude na výstupu menší zvlnění. Dalšího omezení zvlnění dosáhneme zvětšením indukčnosti cívky a kapacity filtračního kondenzátoru. Nesmíme to však přehnat, jinak zdroj přestane kmitat.

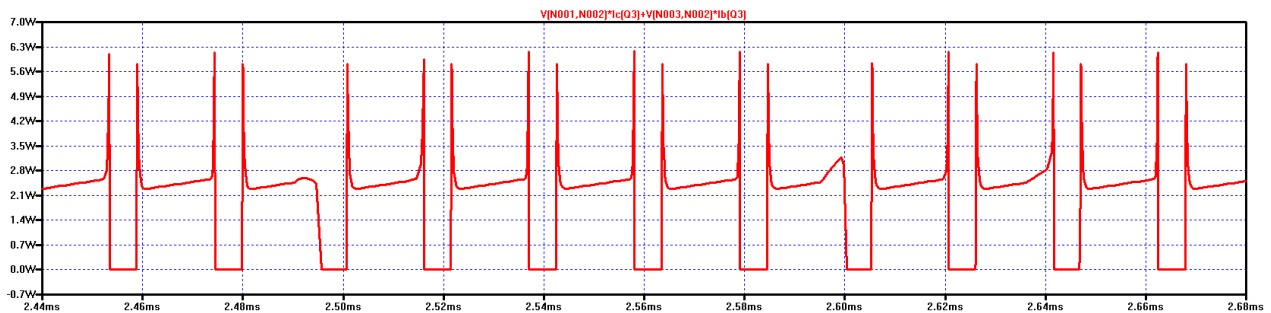
Pokud opravdu budeme chtít ušetřit, referenci TL431 nahradíme Zenerovou diodou D2 a tranzistorem Q4. Na obr. 17 a 18 se můžete přesvědčit, že výsledky jsou srovnatelné s TL431. Zde jsme zřejmě narazili na možnosti bipolárního tranzistoru npn. Tranzistor typu npn zřejmě není dostatečně otevírán, proto použijeme tranzistor typu pnp.



Obr. 16: Snižující měnič se Zenerovou diodou

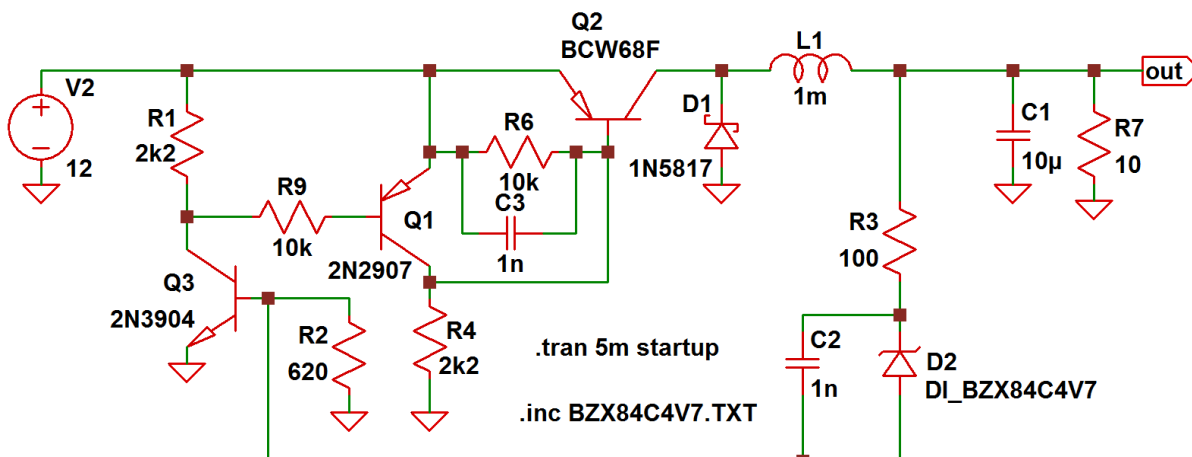


Obr. 17

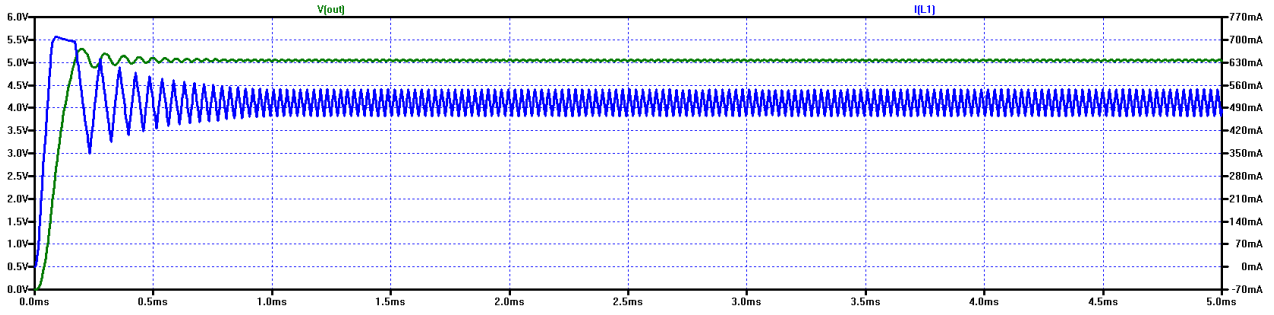


Obr. 18: Průběh ztrátového výkonu na tranzistoru Q3

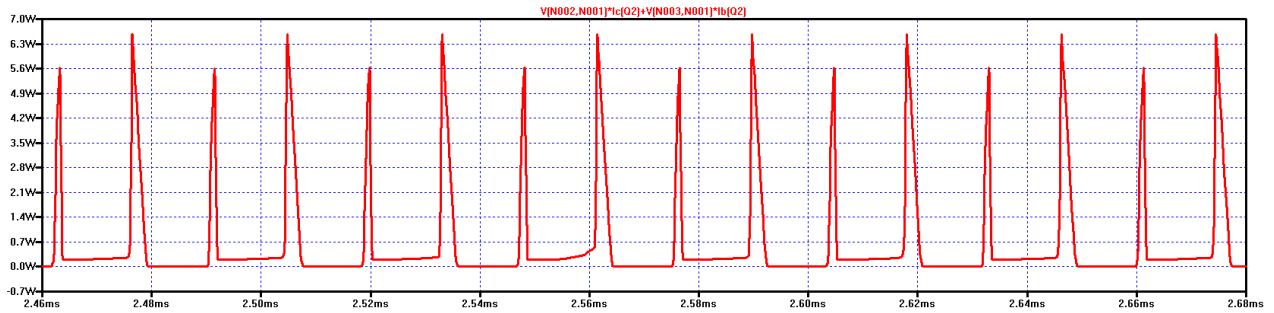
Nyní schéma zapojení na obr. 16 upravíme tak, že tranzistor Q3 typu npn nahradíme tranzistorem pnp.



Obr. 19: Snižující měnič se Zenerovou diodou a tranzistorem typu pnp



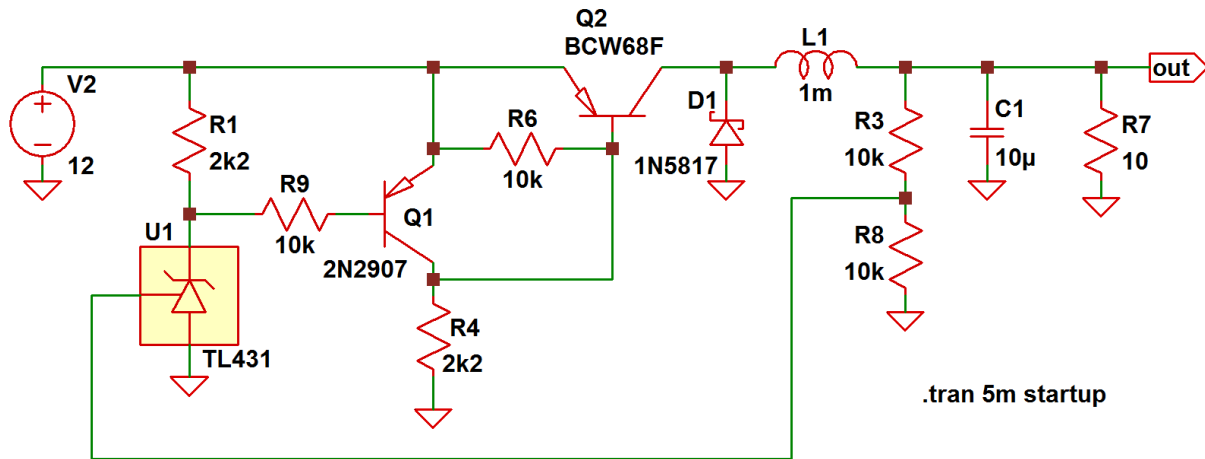
Obr. 20



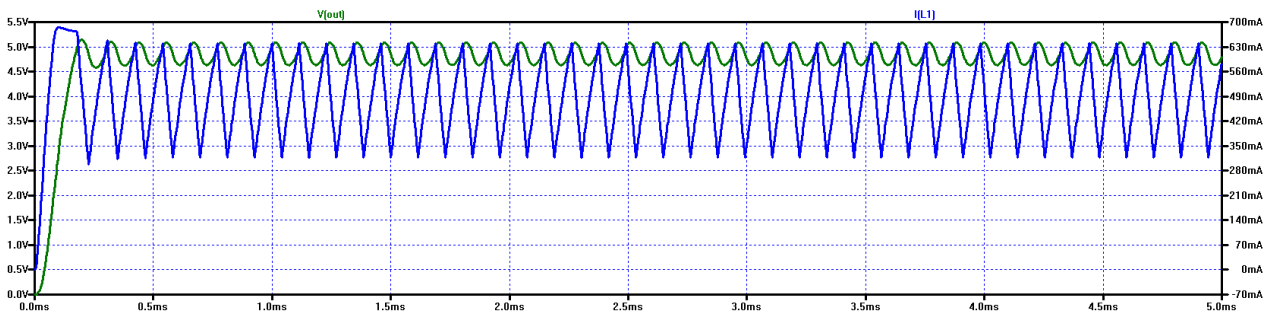
Obr. 21: Průběh ztrátového výkonu na tranzistoru Q2

Porovnáme-li obrázky 18 a 21, uvidíme, že se zdatně snížil výkon ztracený na spínacím tranzistoru.

Dále Zenerovu diodu ve zpětné vazbě nahradíme referenčním obvodem TL431:

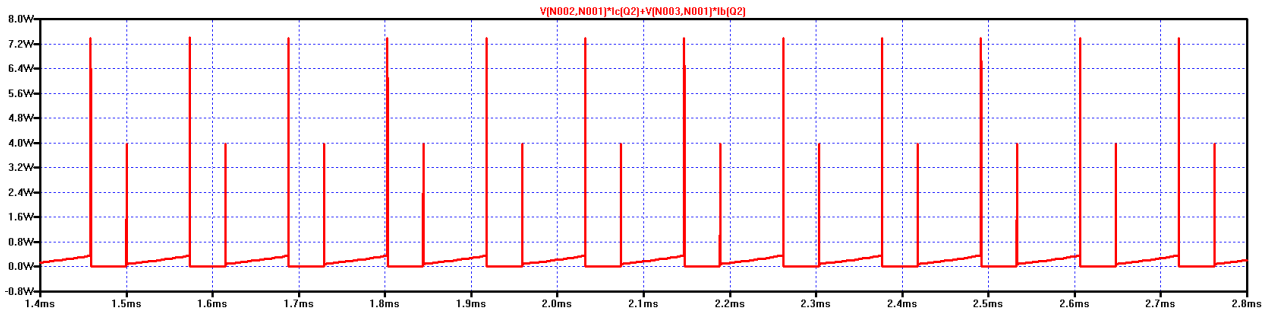


Obr. 22: Sníživý měnič s obvodem TL431 a tranzistorem typu pnp



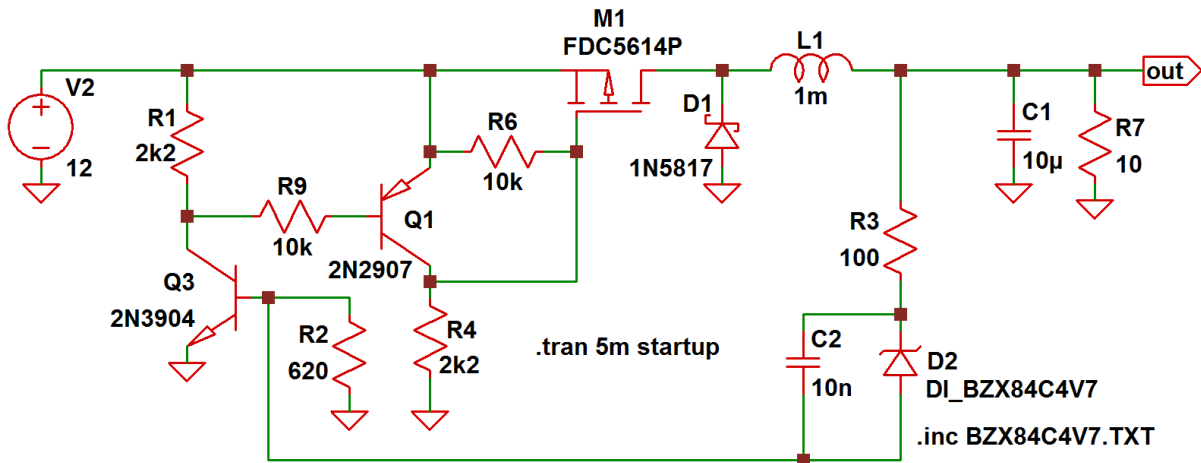
Obr. 23

Na obr. 23 vidíme, že se značně zvýšilo zvlnění výstupního napětí a proudu protékajícího cívkou L1. Pro napravení tohoto nedostatku bychom museli zvětšit indukčnost L1 a kapacitu C1. Na druhé straně můžete na obr. 24 vidět, že se snížily ztráty tranzistoru Q2.

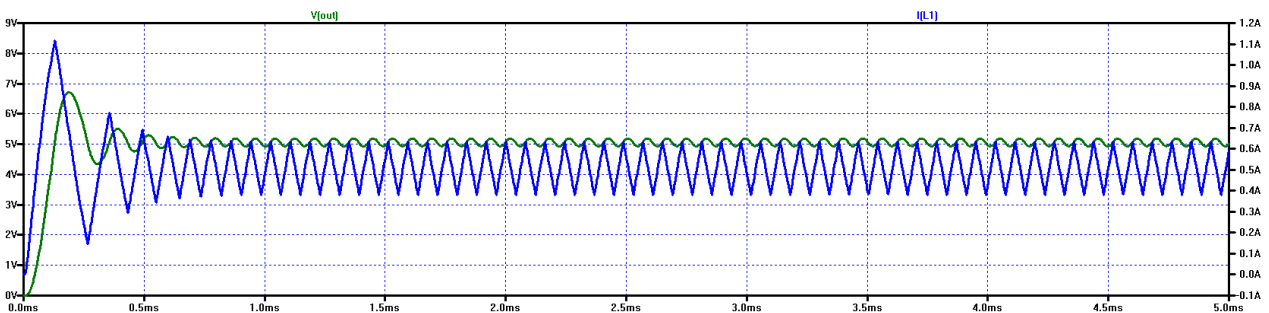


Obr. 24: Průběh ztrátového výkonu na tranzistoru Q2

Snižující měnič můžeme dále vylepšit, nahradíme-li tranzistor typu pnp tranzistorem P-MOS. Na dalším obrázku máme verzi se Zenerovou diodou:



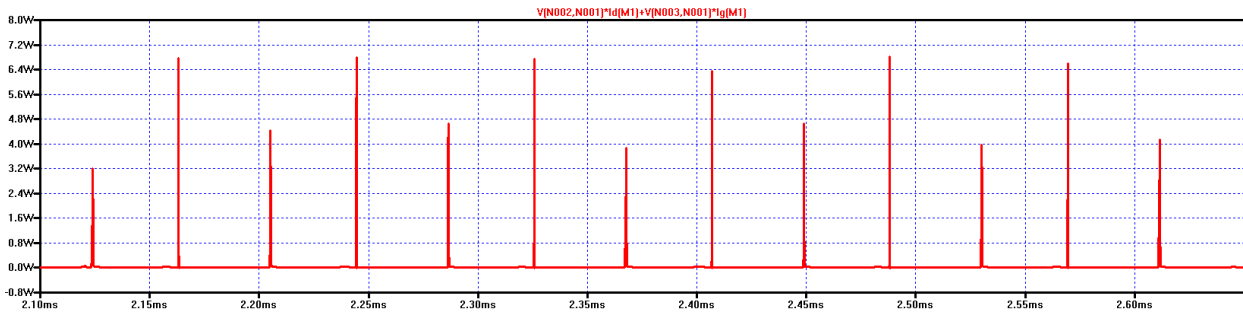
Obr. 25: Snížující měnič se Zenerovou diodou a tranzistorem typu P-MOS



Obr. 26

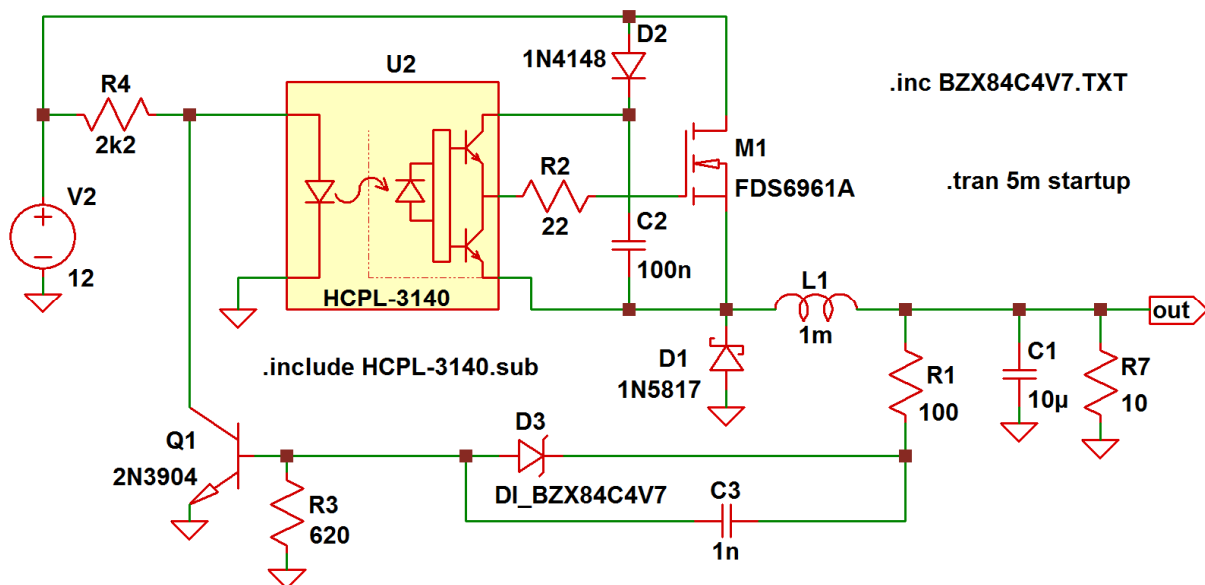
Obr. 26 ukazuje, že se oproti obvodu s tranzistorem pnp zvýšilo zvlnění na výstupu, ale ne tolik jako u obvodu s TL431 (viz obr. 23). Tento nedostatek je vyvážen mnohem nižšími ztrátami ve spínacím tranzistoru M1, jak ukazuje následující obrázek.



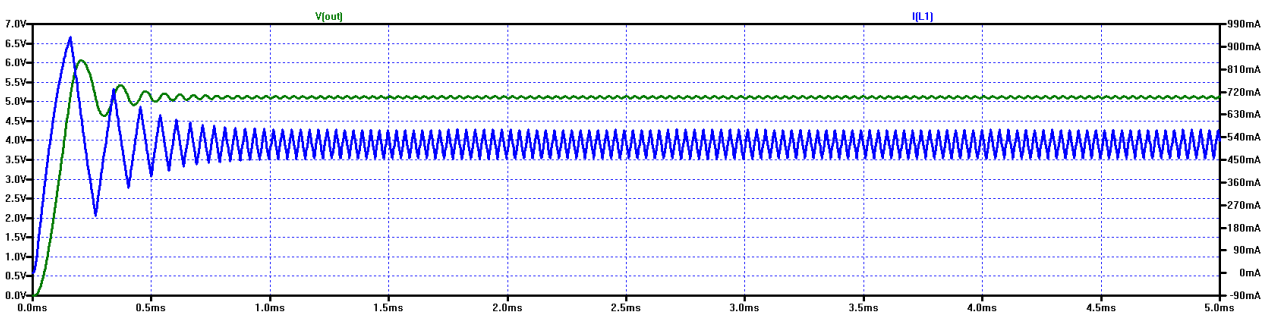


Obr. 27: Průběh ztrátového výkonu na tranzistoru M1

Nyní se podíváme na možnost ve funkci elektronického spínače použít tranzistor s kanálem N, označovaný N-MOS. Problém jeho použití spočívá v tom, že potřebujeme napětí vyšší než je napájecí napětí. V případech, kdy se jedná o rychlé spínání, jako je tento, použijeme nábojovou pumpu s kondenzátorem a rychlou diodou. Jako budič spínacího tranzistoru použijeme speciální optočlen HCPL 3140, který je pro tyto aplikace určen.

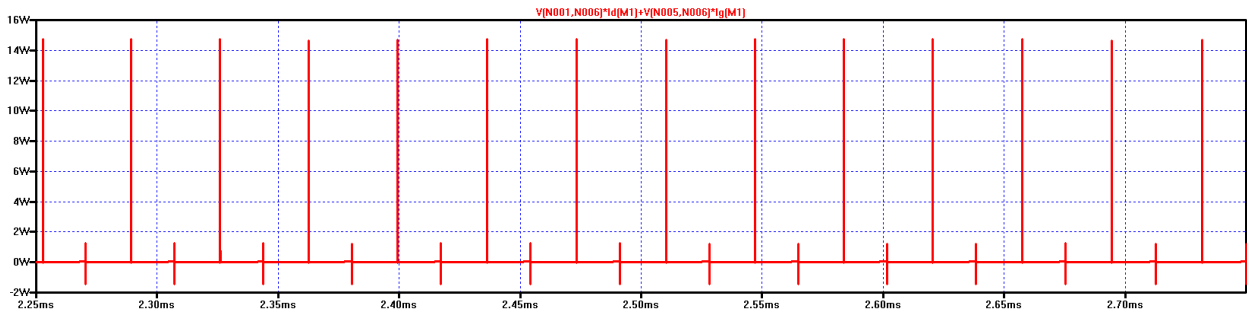


Obr. 28: Snižující měnič se Zenerovou diodou, tranzistorem typu N-MOS a optočlenem HCPL-3140

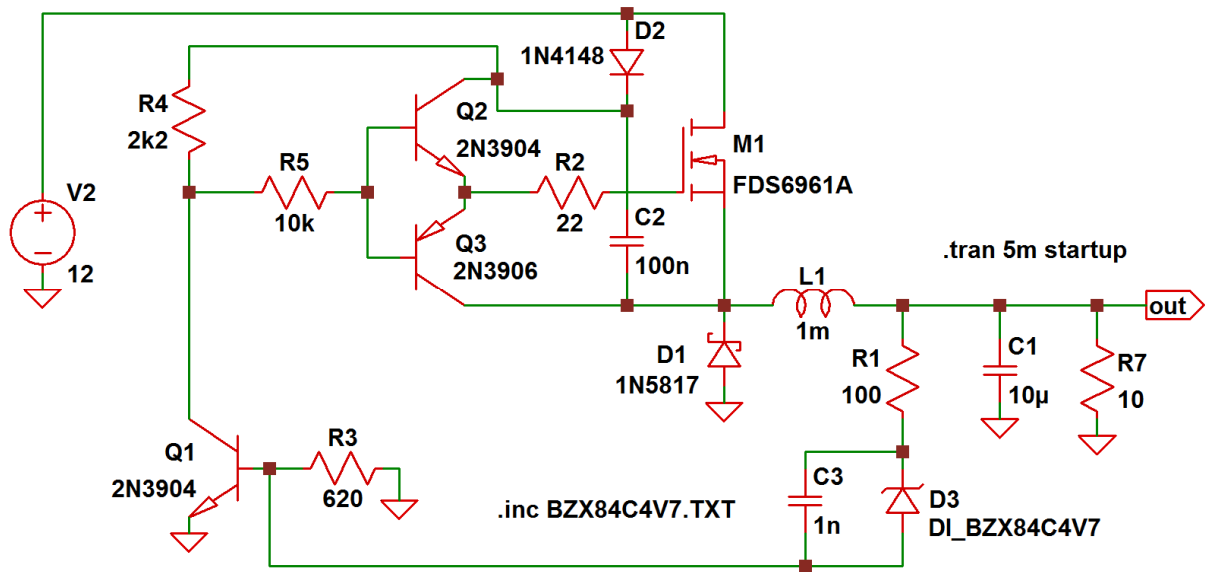


Obr. 29

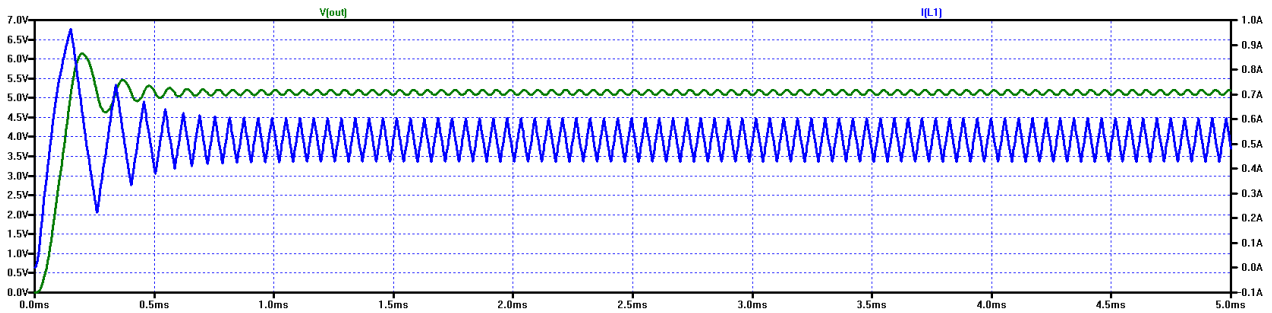
Obrázky 29 a 30 ukazují, že jakost regulace je velmi dobrá a ztráty v tranzistoru M1 jsou nízké. Jedinou nevýhodou je vysoká cena optočlenu HCPL-3140. Tento obvod můžeme nahradit komplementárními tranzistory Q2, Q3 (viz obr. 31). Výsledky simulace na obr. 32 a 33 jsou o něco horší, ale stále ještě velmi slušné.



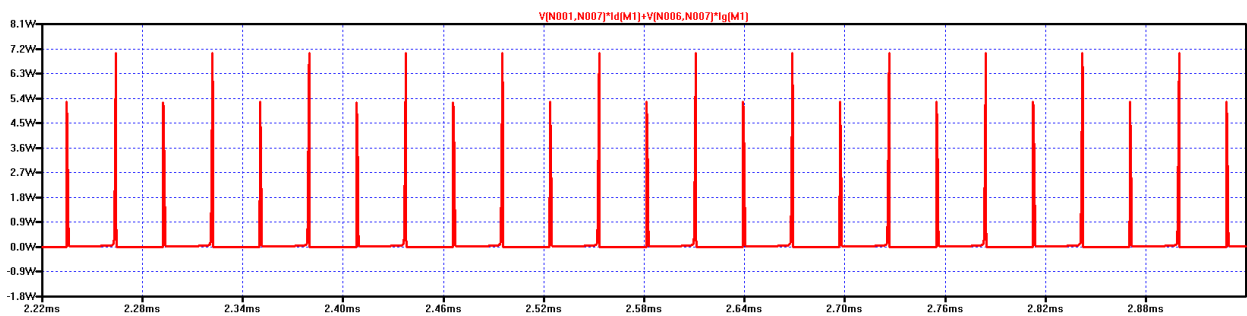
Obr. 30: Průběh ztrátového výkonu na tranzistoru M1



Obr. 31: Snižující měnič se Zenerovou diodou, tranzistorem typu N-MOS a tranzistory npn, pnp

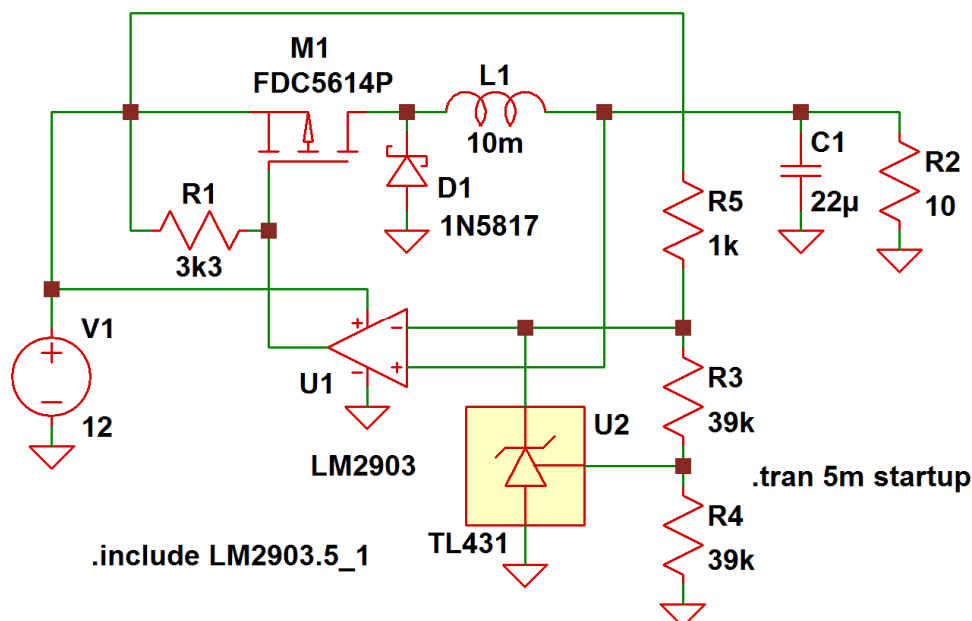


Obr. 32

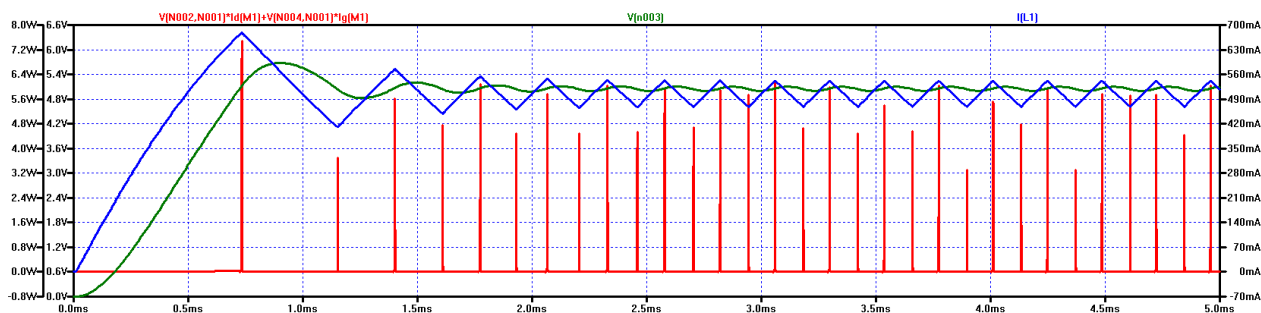


Obr. 33

Nyní se vrátíme ke komparátoru LM2903 a jako elektronický spínač použijeme unipolární tranzistor s kanálem P. Ukázalo se, že zvlnění na výstupu je dost velké, proto jsme hodnotu indukčnosti L1 zvětšili desetinásobně a kapacitu filtračního kondenzátoru zhruba dvojnásobně.

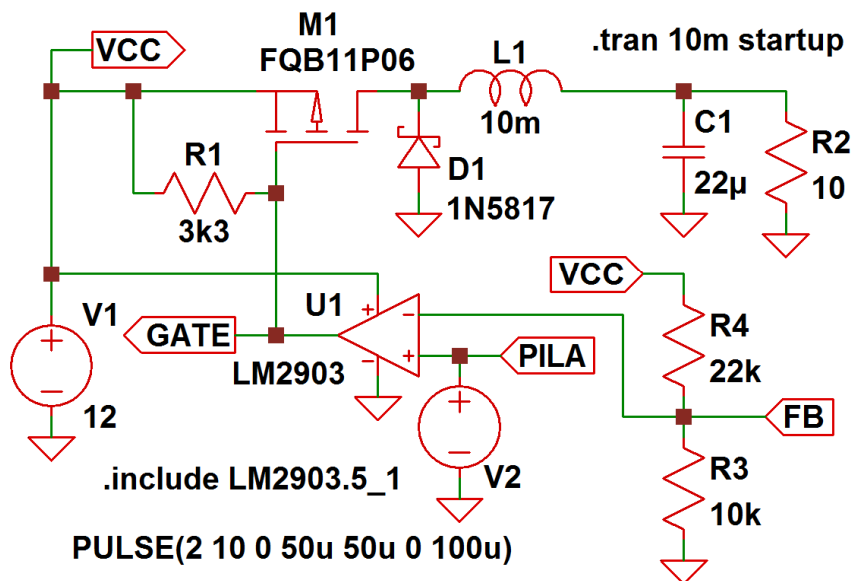


Obr. 34: Snižující měnič s komparátorem LM2903, tranzistorem typu P-MOS a referencí TL431

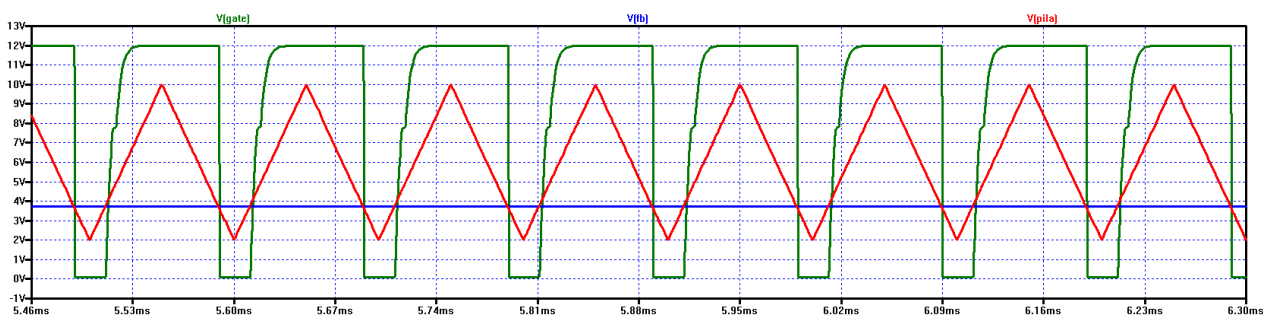


Obr. 35

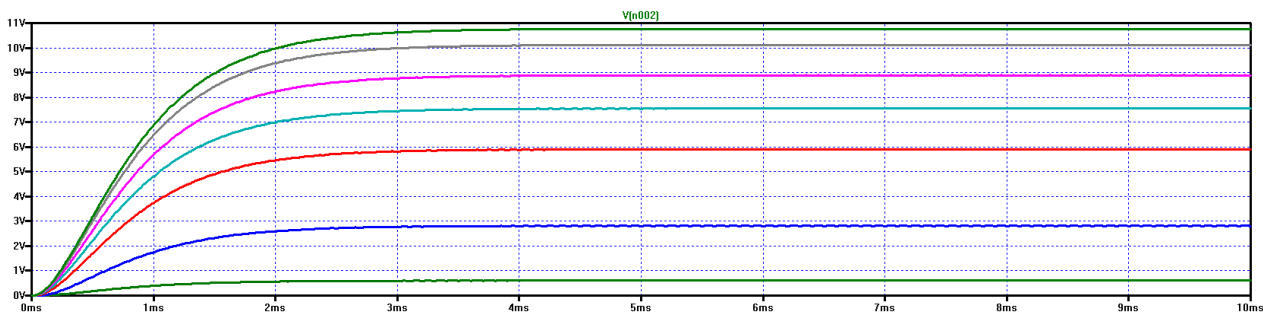
Dosud jsme se zabývali takovými snižujícími měniči, kde pomocí zpětné vazby docházelo k samovolnému kmitání, přičemž frekvence, resp. kvalita regulace, byla dána obvodovými parametry. Při určité konstelaci parametrů může dojít dokonce k tomu, že obvod nekmitá. Nyní se zaměříme na měniče, jejichž regulátor bude obsahovat oscilátor, který zajistí kmitání za všech okolností na zvolené frekvenci. Vyjdeme ze zapojení na obr. 34 a provedeme následující experiment: Zrušíme referenci TL431 a zpětnou vazbu a na uvolněné vstupy komparátoru připojíme signál z generátoru pily a napětí z děliče napětí. Na obr. 36 můžete vidět, že zdroj pily V2 jsme připojili na neinvertující vstup a signál FB z děliče napětí R3, R4 jsme připojili na invertující vstup komparátoru U1. Na obr. 37 se můžete podívat na průběhy těchto dvou signálů a na signál na výstupu komparátoru, který je připojen na vývod GATE tranzistoru M1. Nyní hodnotu odporu R3 budeme měnit a sledovat, jak se v závislosti na hodnotě tohoto odporu bude měnit výstupní napětí. Použijeme příkaz `.step param Rx list 4k7 10k 22k 33k 47k 68k 100k` a místo hodnoty odporu R3 dáme parametr `{Rx}`. Na obr. 38 máme několik průběhů výstupního napětí, přičemž hodnotě 4,7kΩ odpovídá nejnižší napětí a hodnotě 100 kΩ odpovídá napětí nejvyšší. Dále provedeme úpravu zapojení na obr. 36 a přidáme zpětnou vazbu se Zenerovou diodou.



Obr. 36: Snižující měnič s pevnou frekvencí bez ZV

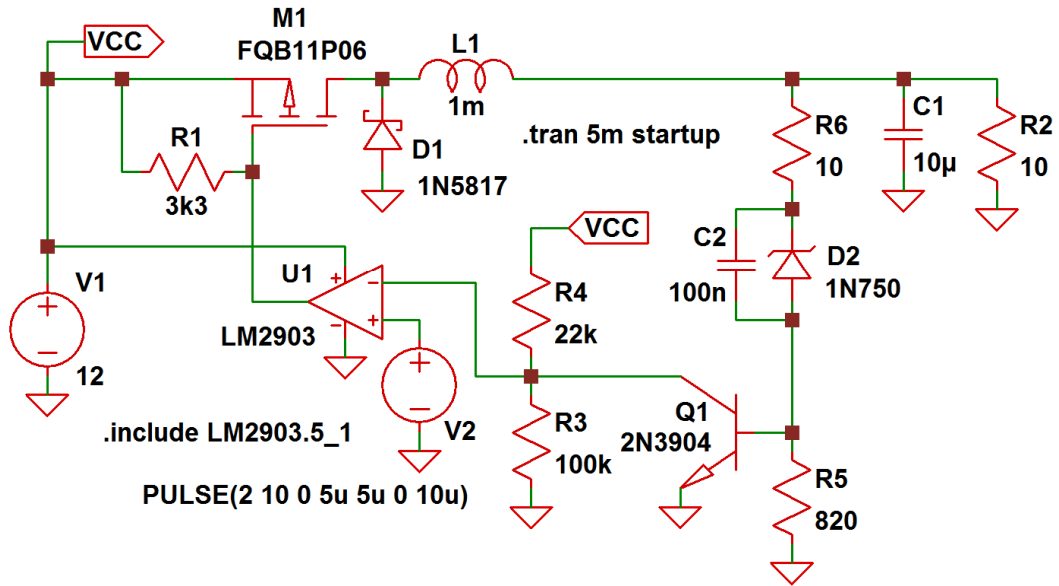


Obr. 37

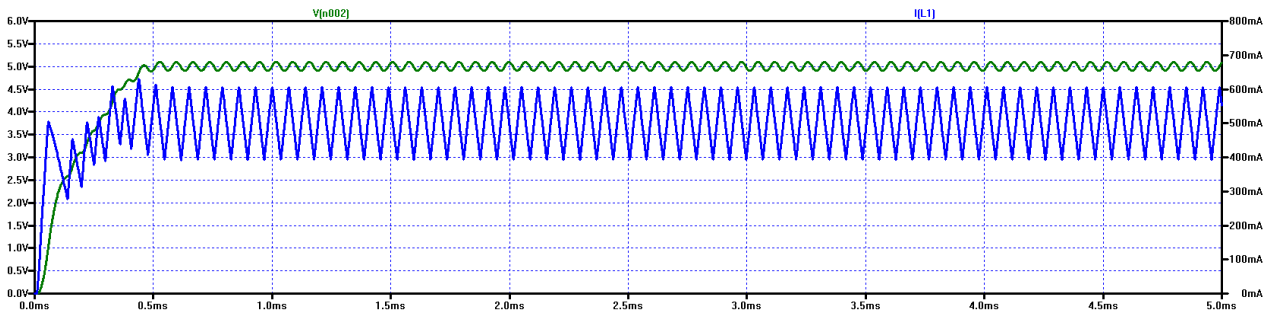


Obr. 38: Průběhy výstupního napětí měniče v závislosti na hodnotě R3

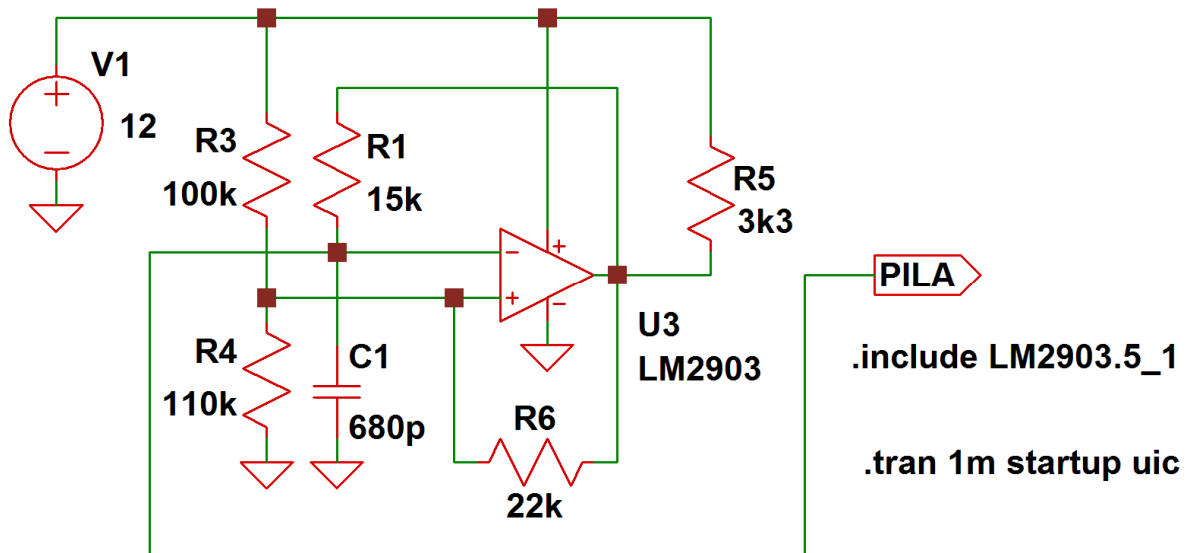
Zdroj pily V2 můžeme vytvořit jednoduše pomocí jednoho komparátoru, který zapojíme jako astabilní klopný obvod. Pilovitý průběh odebíráme z kondenzátoru C1 (viz obr. 41)



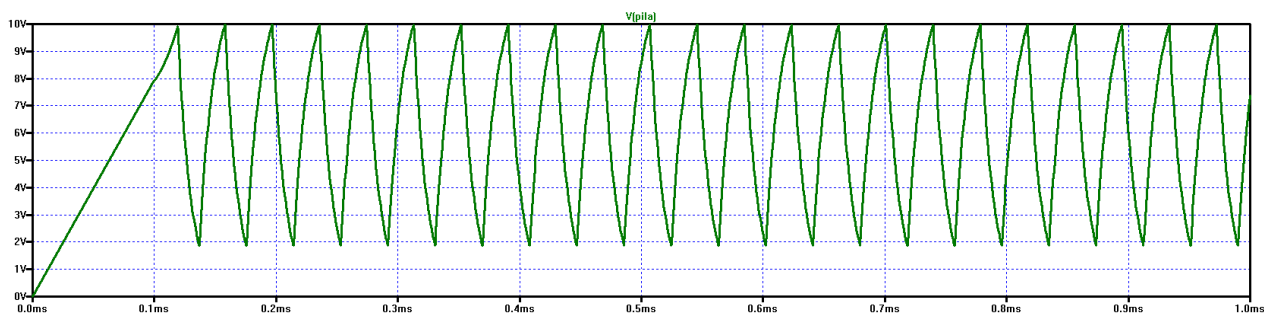
Obr. 39: Snižující měnič s pevnou frekvencí se ZV - princip



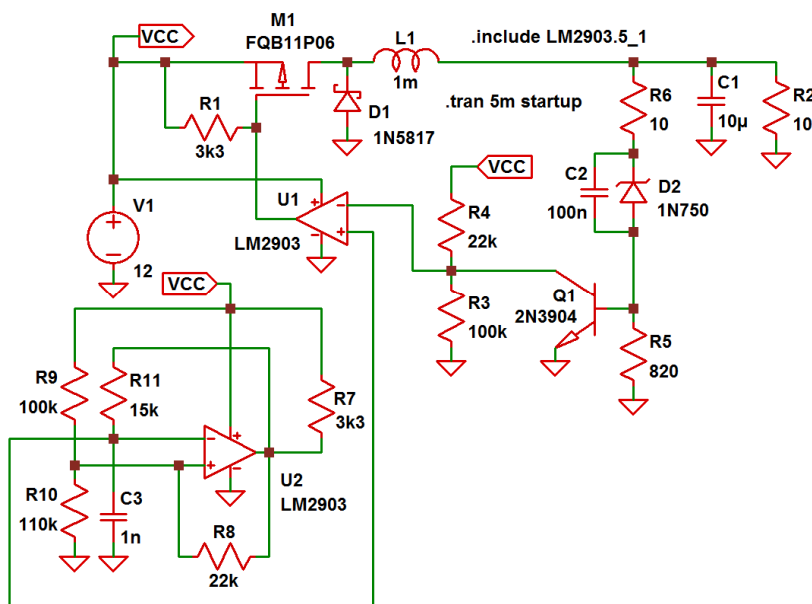
Obr. 40



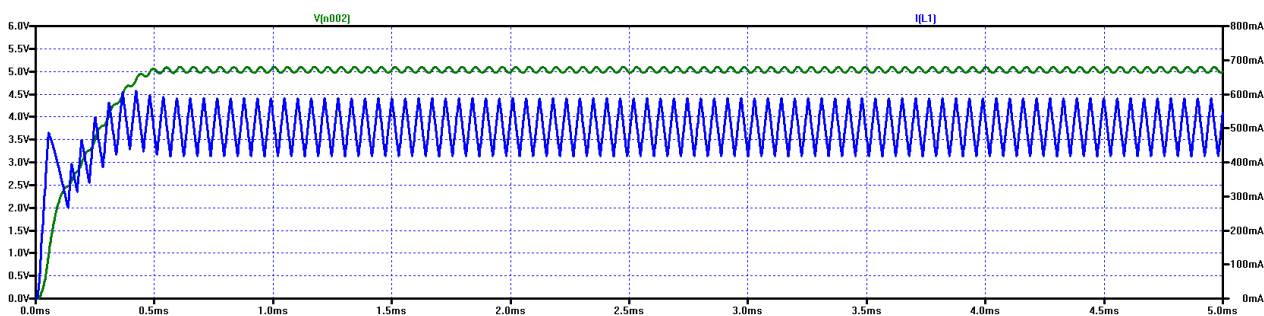
Obr. 41: Zdroj pilovitého signálu



Obr. 42



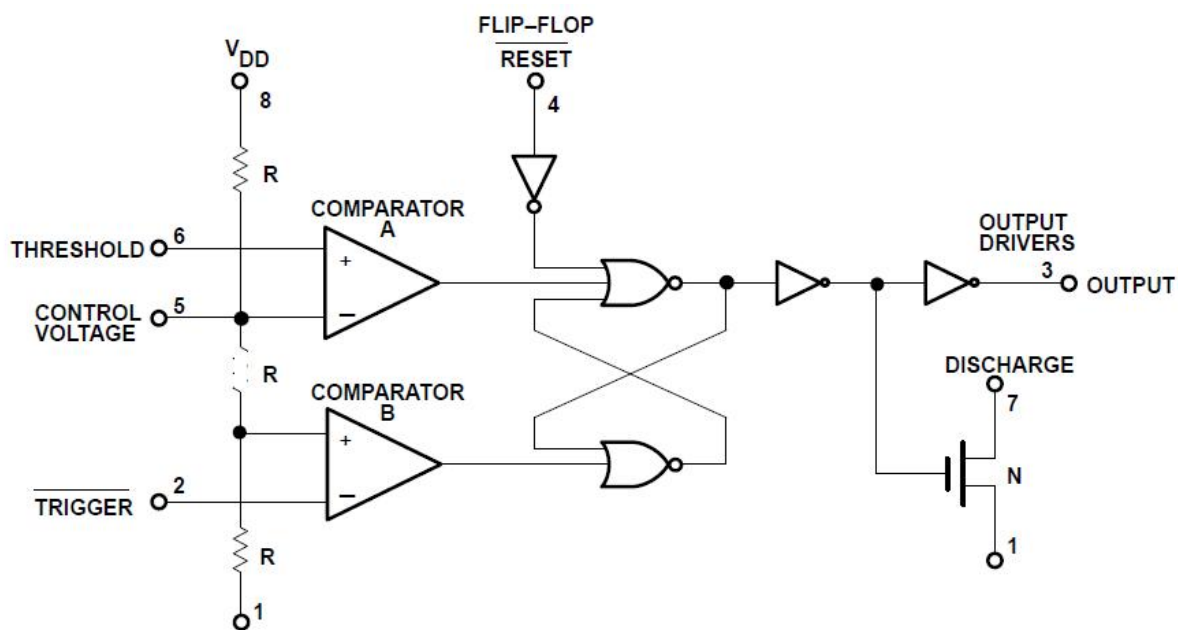
Obr. 43: Snižující měnič s pevnou frekvencí se ZV – reálný obvod



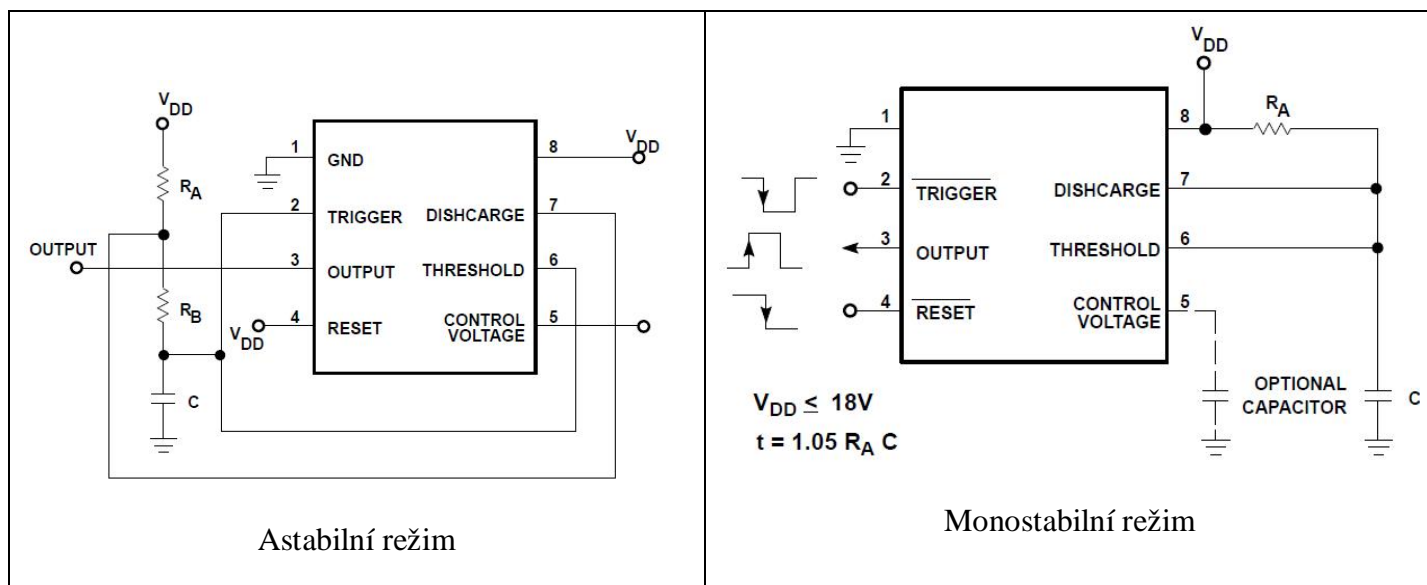
Obr. 44

Nakonec si ukážeme, jak lze vytvořit regulátor DC-DC měniče i z populárního časovače 555. Na obr. 45 máme vnitřní blokové schéma tohoto časovače. Časovač se skládá z odporového děliče, složeného ze tří odporů o hodnotě  $5\text{k}\Omega$  (odtud jeho název), dvou komparátorů, klopného obvodu typu RS a vybíjecího tranzistoru. Časovač 555 má dvě základní zapojení: jako astabilní nebo monostabilní klopný obvod (KO) (obr. 46). Nás bude zajímat zapojení v astabilním režimu, přičemž využijeme vstup „CONTROL VOLTAGE“ pro řízení střidy výstupního obdélníkového signálu. Nyní si popíšeme, jak astabilní klopný obvod s obvodem 555 funguje. Předpokládejme, že časovací kondenzátor C je vybit a nabíjí se přes odpory  $R_A$ ,  $R_B$  napětím  $V_{DD}$ . Napětí na kondenzátoru je přivedeno na vstupy THRESHOLD a /TRIGGER. Je-li na

kondenzátoru nižší napětí než je třetina napájecího napětí  $V_{DD}$ , je na výstupu komparátoru A log. 0 a na výstupu komparátoru B log. 1. Na výstupu horního hradla klopného obvodu je log. 1, vybíjecí tranzistor N je rozepnut a na vývodu OUTPUT je log. 1. Když napětí na kondenzátoru překročí hodnotu  $1/3 V_{DD}$ , na výstupu komparátoru B se objeví log. 0. Nyní jsou na obou vstupech klopného obvodu nuly a stav klopného obvodu zůstává nezměněn. Jakmile napětí na kondenzátoru překročí hodnotu  $2/3 V_{DD}$ , na výstupu komparátoru A se objeví log. 1, což způsobí překlopení klopného obvodu. Na výstupu horního hradla klopného obvodu je nyní log. 0 a stejná logická hodnota je i na pinu OUTPUT. Zároveň dojde k sepnutí tranzistoru N a vybíjení kondenzátoru. Jakmile napětí na kondenzátoru poklesne pod úroveň  $1/3 V_{DD}$ , na výstupu komparátoru B se objeví log. 1 a klopný obvod se přeplopi do výchozího stavu. Tranzistor N je vypnut, kondenzátor se opět nabíjí a děj se opakuje.

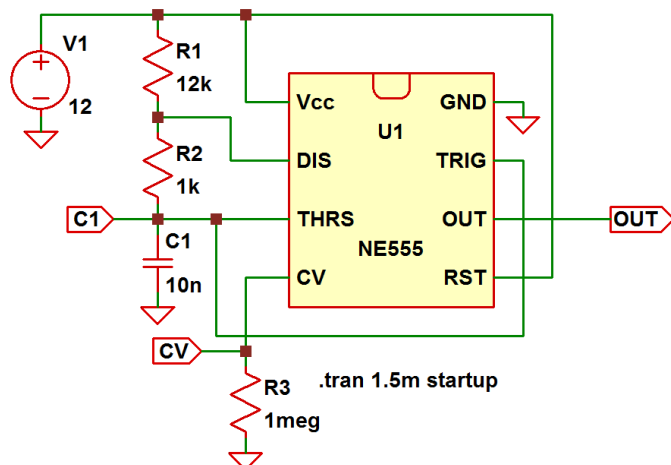


Obr. 45: Vnitřní blokové schéma časovače 555

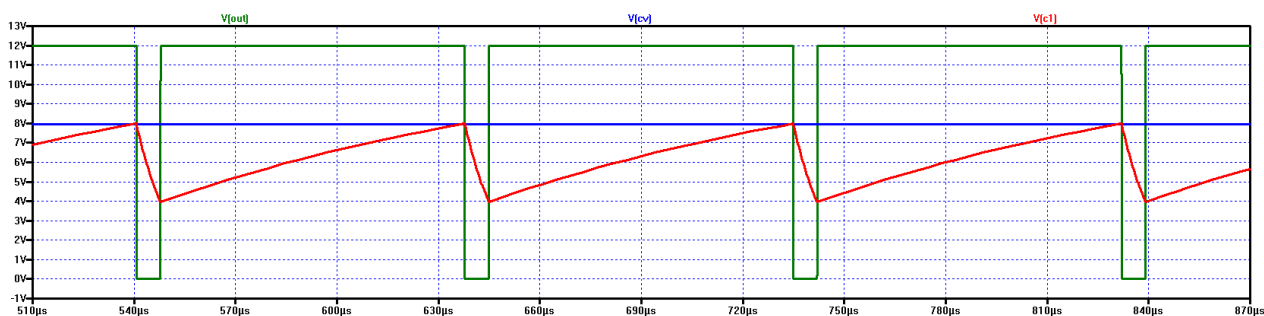


Obr. 46: Základní zapojení časovače 555

Nyní si popsanou funkci časovače 555 v astabilním ukážeme pomocí simulace programem LTSpice:



Obr. 47: Zapojení obvodu 555 jako astabilního KO –behaviorální model

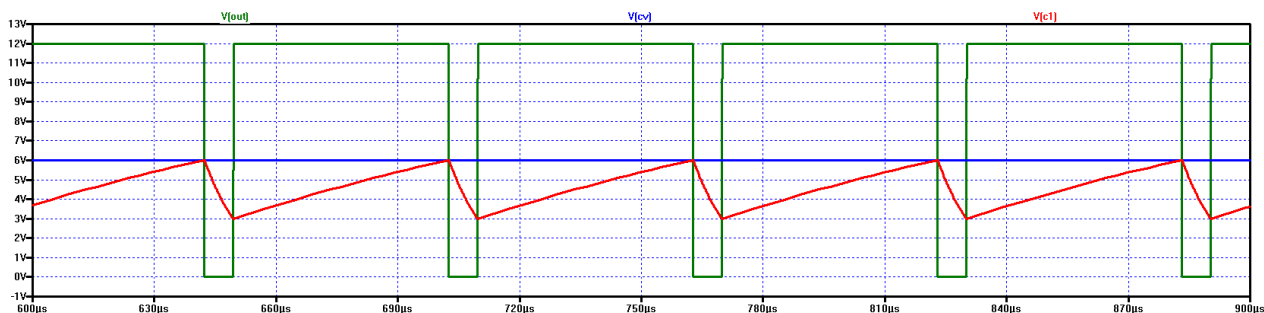


Obr. 48: Průběhy napětí v astabilním KO s obvodem 555

Na obr. 48 můžete vidět, že obvod 555 v astabilním režimu funguje tak, jak jsme výše popsali:

- když se kondenzátor nabíjí, je na výstupu log. 1,
- když se kondenzátor vybíjí, je na výstupu log. 0,
- napětí na kondenzátoru se mění v rozsahu  $1/3 V_{DD}$  (4V) až  $2/3 V_{DD}$  (8V) a
- na vstupu CV je napětí  $2/3 V_{DD}$  (8V).

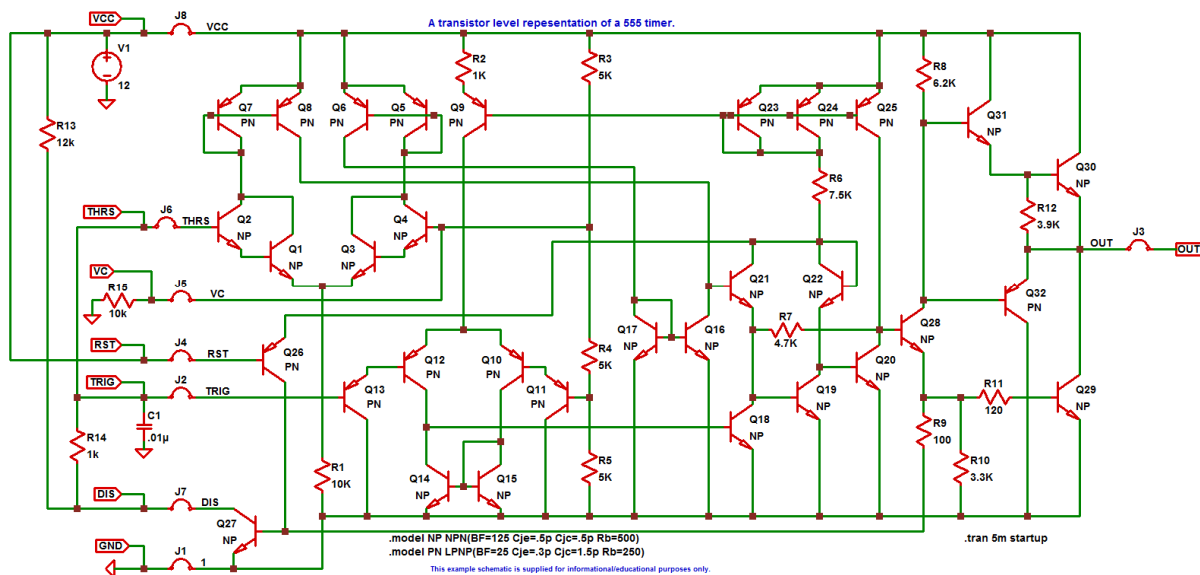
Všimněte si, že mezi vstup CV a zem je připojen odpor R3 o hodnotě  $1M\Omega$ . Jak již bylo uvedeno výše, každý ze tří odporů děliče napětí má hodnotu  $5k\Omega$ , takže odpor R3 o této vysoké hodnotě dělič nijak neovlivní. Nyní se podíváme, co se stane, když hodnotu R3 změním na  $10k\Omega$ :

Obr. 49: Průběhy napětí v astabilním KO s obvodem 555 pro  $R3 = 10k\Omega$ .

Co se změnilo na obr. 49 oproti obr. 48? Napětí na vstupu CV kleslo na 6V, napětí na kondenzátoru se mění v rozmezí 3V až 6V a zkrátila se doba, po kterou je výstup na logické úrovni 1, avšak doba vybíjení kondenzátoru se nezměnila. To znamená, že pomocí změny hodnoty R3 můžeme řídit střihu signálu na

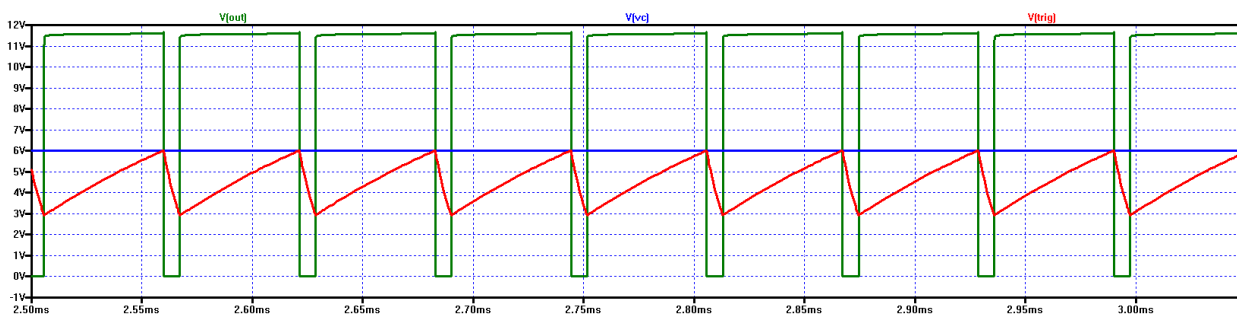


výstupu. Je jasné, že zároveň se bude měnit i frekvence. Model časovače na obr. 47 je behaviorální, tj. silně idealizovaný, který je použitelný pouze za běžných provozních podmínek. My však potřebujeme zjistit, jak se bude chovat reálný obvod 555 za extrémně nízkých hodnot odporu  $R_3$ . Proto použijeme přesnější model složený z tranzistorů:



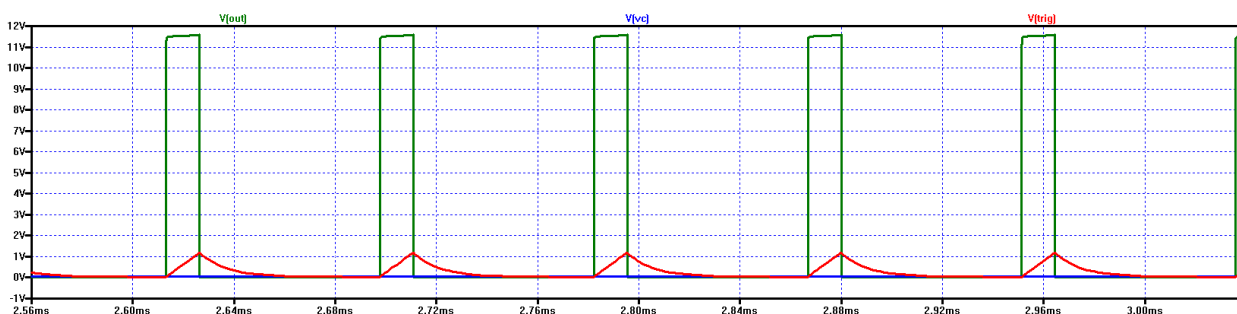
Obr. 50: Model časovače 555 složený z tranzistorů

Pro kontrolu nejdříve použijeme stejné vnější součástky jako na obr. 47. Na obrázku níže se můžete přesvědčit, že za standardních podmínek se tento model chová podobně jako ten idealizovaný:



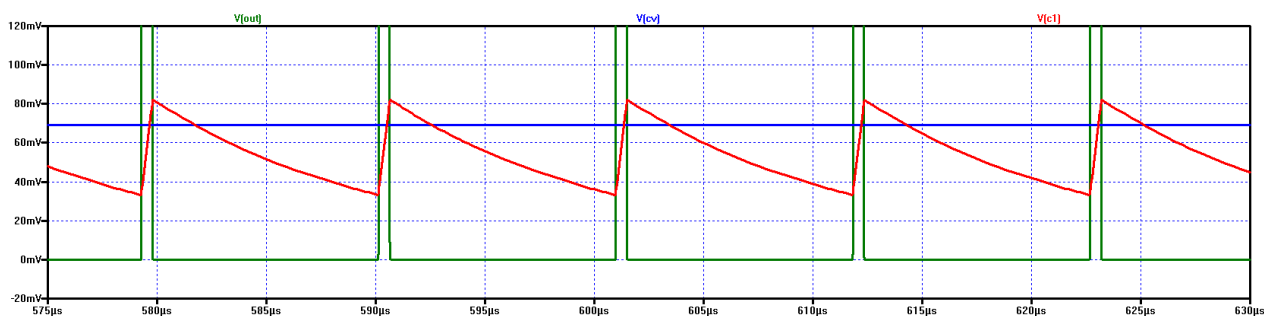
Obr. 51: Průběhy napětí v astabilním KO s obvodem 555 pro  $R_3 = 10k\Omega$  - přesný model

Nyní odpor mezi vývodem VC a zemí (zde  $R_{15}$ ) budeme zmenšovat, dokud obvod nepřestane kmitat a pro simulaci použijeme nejmenší hodnotu, při níž astabilní KO ještě funguje:



Obr. 52: Průběhy napětí v astabilním KO s obvodem 555 pro  $R_3 = 29\Omega$  - přesný model

Pro zajímavost stejnou hodnotu odporu použijeme pro behaviorální model:

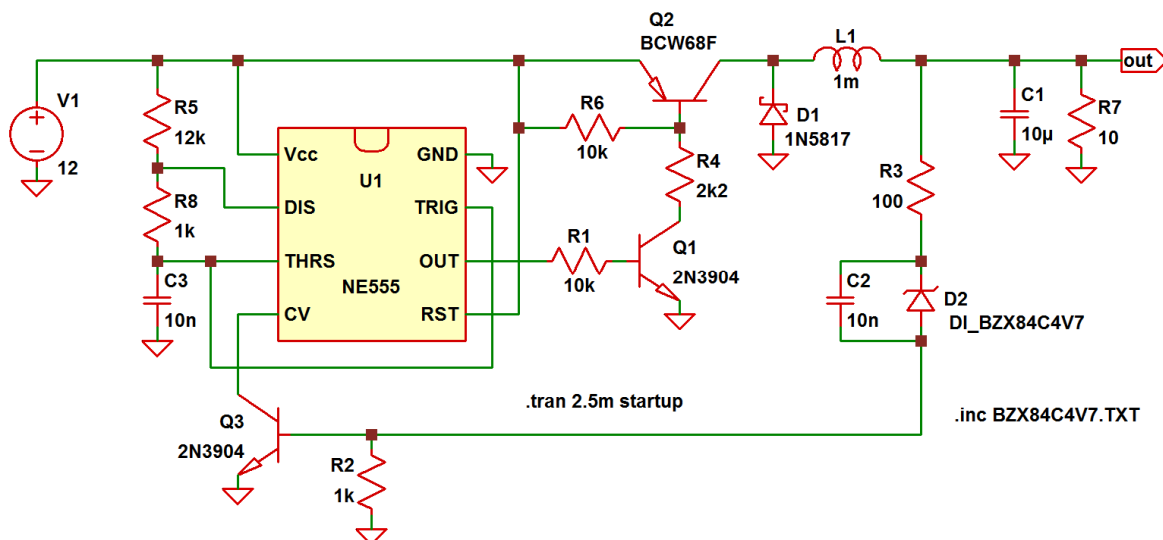


Obr. 53: Průběhy napětí v astabilním KO s obvodem 555 pro  $R_3 = 29\Omega$  - behaviorální model

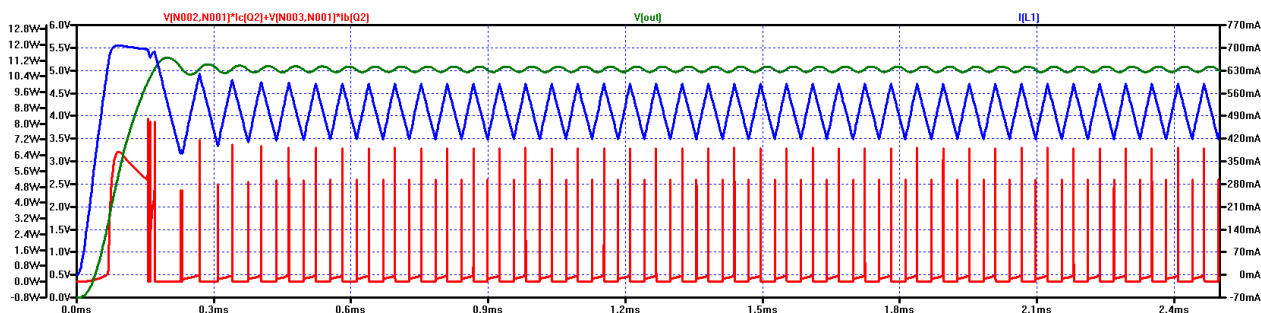
Behaviorální model fungoval ještě při  $R = 6\Omega$ .

Co tyto poznatky o modelech znamenají pro praxi? Znamenají to, že za běžných podmínek bude simulace s behaviorálním modelem dostatečně přesná, ale selže v podmínkách krajních. V našem případě za běžné podmínky budeme považovat simulaci snižujícího měniče pod jmenovitou zátěží a za krajní podmínky, když měnič poběží téměř naprázdno. Za těchto podmínek se model bude chovat korektně, zatímco ve fyzické realitě tomu tak nebude – budou se střídát skupiny pulzů a mezery, což vyvolá větší zvlnění na výstupu.

Nyní se již můžeme vrhnout na vytváření zapojení snižujícího měniče s časovačem 555.



Obr. 54: Snižující měnič s časovačem 555



Obr. 55