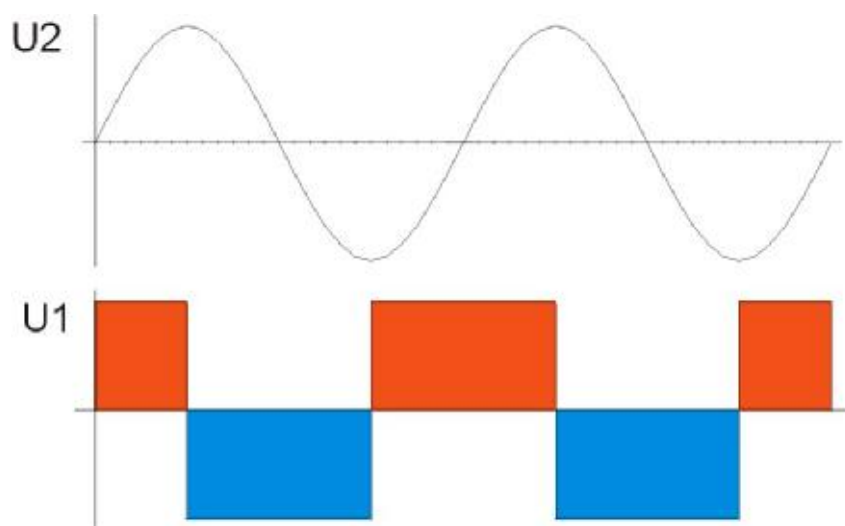


## Impulsní LC oscilátor II

© Ing. Ladislav Kopecký, 2002

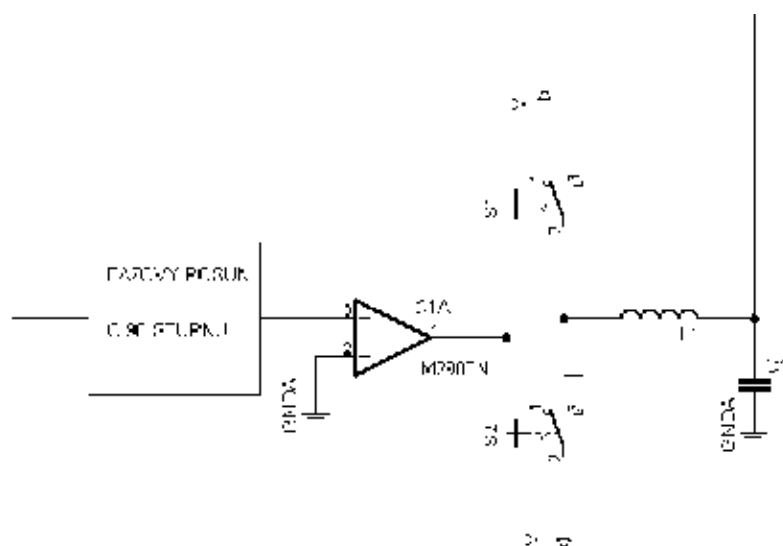
Oscilátor popsáný v předešlém článku funguje sice bezvadně, ale principiálně neumožňuje z cívky získat maximální výkon pro dané napájecí napětí. Abychom tohoto cíle dosáhli, musí být průběh napětí na vstupu LC obvodu ve tvaru podle obr. 1.



Obr. 1

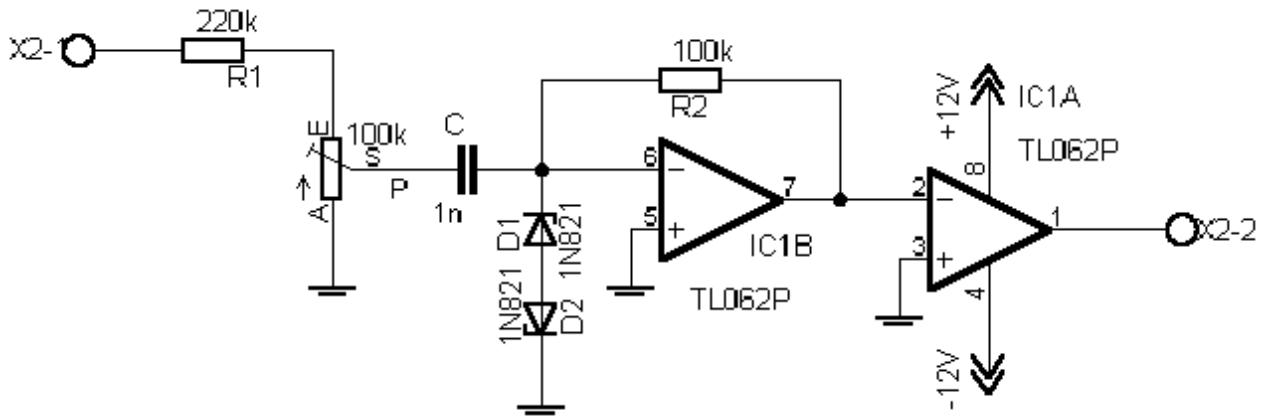
Z fázového diagramu na obr. 1 je vidět, že je využito i záporné napětí symetrického zdroje. Řídicí obvod oscilátoru přepne LC obvod na kladné napájecí napětí U1 v okamžiku, kdy na kondenzátoru je maximální záporné napětí (záporná amplituda), a k přepnutí na záporné napájecí napětí dojde v okamžiku, kdy je na kondenzátoru kladná amplituda napětí.

Nyní budeme hledat obvodové řešení, které bude odpovídat zadání podle obr. 1. Nejjednodušším řešením je fázově posunout harmonické napětí U2 z výstupu o  $90^\circ$  a toto napětí přivést na vstup komparátoru, jehož druhý vstup je připojen na zem. Blokové schéma oscilátoru najdete na obr.2.



Obr. 2

Fázový posun o  $90^\circ$  lze realizovat například pomocí derivátoru nebo integrátoru, neboť derivací goniometrické funkce  $\sin(x)$  podle proměnné  $x$  je funkce  $\cos(x)$  a integrál funkce  $\sin(x)$  je  $-\cos(x)$ . Obvodové schéma řídicí části oscilátoru s derivátorem je zobrazeno na obr. 3.



Obr. 3

Ani toto zapojení není ideální. Jeho nevýhodou je to, že fázový posun je závislý na vnitřním odporu zdroje (tj. na poloze potenciometru P). Vnitřní odpor  $R_i$  je dán paralelní kombinací vstupního odporového děliče (pokud předpokládáme, že vnitřní odpor harmonického zdroje napětí je roven nule). Frekvenční přenos derivátoru na obr. 3 je dán vztahem

$$A_u = \frac{U_2}{U_1} = \frac{R_2}{R_i + 1/j\omega C_2} = \frac{j\omega R_2}{j\omega R_i C_2 + 1} \quad (1)$$

Pomocí známé metody odstraníme ze jmenovatele zlomku komplexní číslo a dostaneme

$$A_u = \frac{\omega^2 R_i R_1 C^2 + j\omega R_2 C}{1 + \omega^2 R_i^2 C^2} \quad (2)$$

Jak známo, tangens úhlu fázového posunu  $\varphi$  je dán poměrem imaginární a reálné složky přenosu:

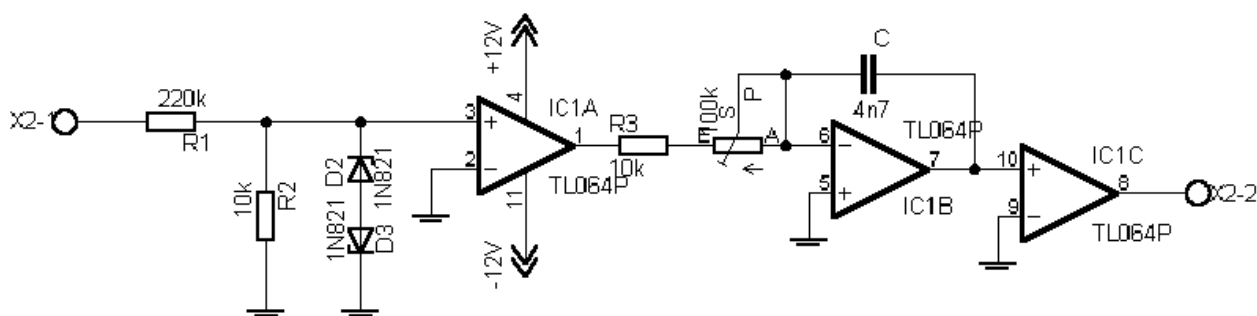
$$\operatorname{tg} \varphi = \frac{1}{\omega R_i C} = \frac{T}{2\pi R_i C} \quad (3)$$

Ze vztahu (3) plyne, že úhel  $\varphi$  se bude blížit k  $90^\circ$  tím víc, čím bude poměr periody harmonického napětí T k časové konstantě  $R_i C_2$  větší:

$$T \gg R_i C \quad (4)$$

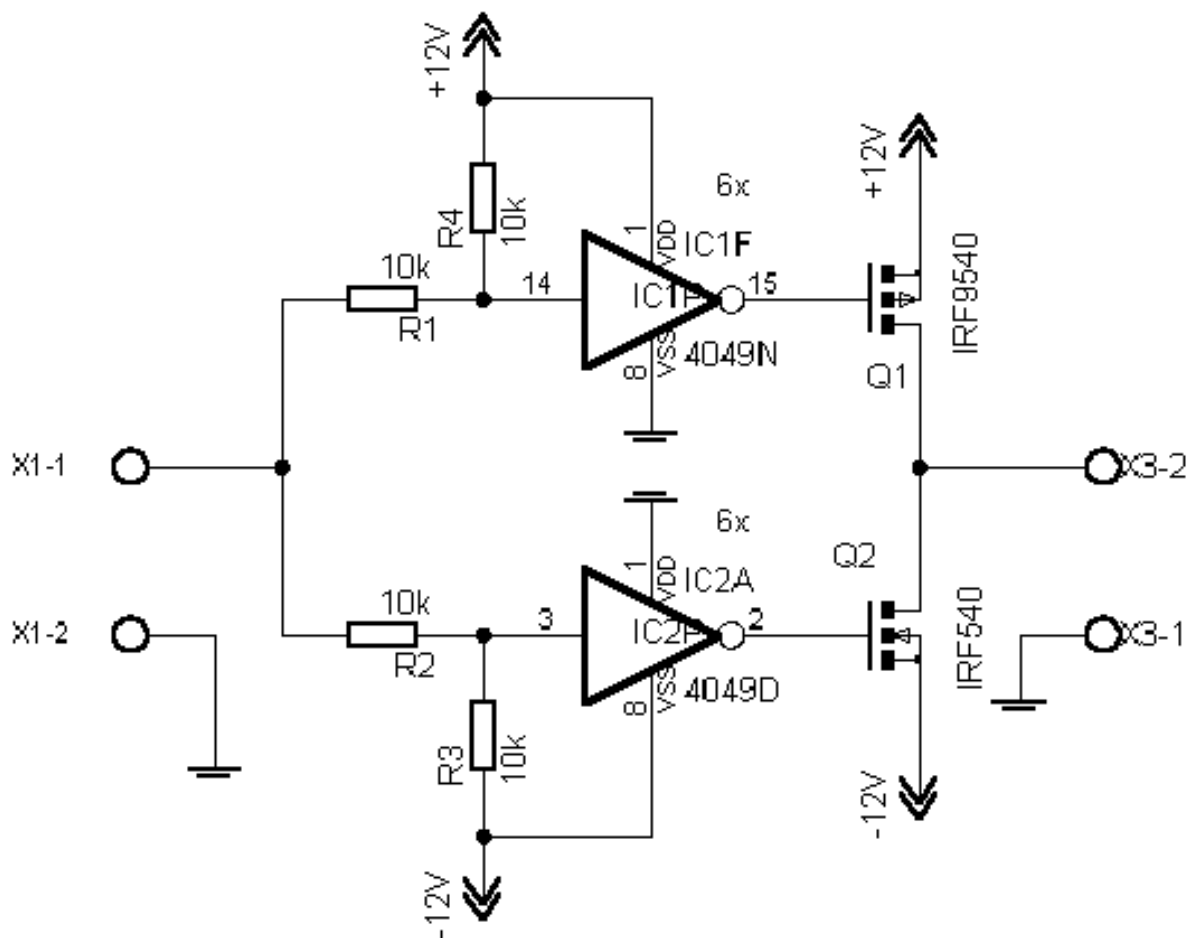
V praxi to znamená zvolit co nejmenší kapacitu kondenzátoru, případně snížit vnitřní odpor zdroje pomocí impedančního oddělení (např. operačním zesilovačem v neinvertujícím zapojení).

Řídicí obvod oscilátoru s použitím integrátoru najdete na obr. 4.



Obr. 4

Je zřejmé, že v tomto případě vnitřní odpor zdroje signálu neovlivní fázový posun integrátoru, ten bude prakticky roven  $90^\circ$ . Bude ovlivněn pouze výstupním odporem operačního zesilovače, který můžeme zanedbat. Všimněte si, že u zapojení s integrátorem je komparátor zapojen opačně oproti zapojení s derivátorem. V tomto zapojení byl před integrátor zařazen komparátor, který vstupní sinusový signál převádí na obdélníkový. Na výstupu integrátoru se potom objeví střídavé napětí buď trojúhelníkového, nebo lichoběžníkového průběhu (v závislosti na poměru frekvence signálu k integrační konstantě dané polohou potenciometru P a velikostí kondenzátoru C). Zařazení dalšího komparátoru do obvodu přináší tři výhody: (1) obvod funguje nezávisle na velikosti vstupního signálu, (2) velikost integrační konstanty téměř neovlivňuje fázový posun signálu a (3) oscilátor po připojení na napájení okamžitě naběhne sám (v původním zapojení bez druhého komparátoru byly se startováním oscilátoru problémy).



Obr. 5

Nakonec zbývá vymyslet výkonový elektronický přepínač. Obvodové schéma elektronického přepínače je nakresleno na obr. 5. Tento přepínač funguje tak, že když se na vstupu objeví kladný signál z výstupu komparátoru, výstup je připojen na kladný pól napájecího zdroje a naopak. Nyní si stručně popíšeme jak tento elektronický přepínač funguje. Když se na vstupu objeví kladné napětí (jehož velikost se blíží napájecímu napětí), na výstupu šestice invertujících budičů IC1 (pro přehlednost je na obr. 5 nakreslen pouze jeden invertor) je úroveň log. 0 a polem řízený tranzistor Q1, který má kanál typu P, sepne. Když na vstup přivedeme záporné napětí stejné velikosti, bude na výstupu IC1 úroveň log. 1 a tranzistor Q1 rozezne a sepne tranzistor Q2, který je s kanálem typu N. Všimněte si, že integrovaný obvod IC2 je připojen mezi zem a záporné napětí.